

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-204049

(43)Date of publication of application : 18.07.2003

(51)Int.CI.

H01L 27/12  
 G02F 1/1368  
 H01L 21/336  
 H01L 29/786  
 H05B 33/02  
 H05B 33/14

(21)Application number : 2002-316613

(22)Date of filing : 30.10.2002

(71)Applicant : SEMICONDUCTOR ENERGY LAB CO LTD

(72)Inventor : MARUYAMA JUNYA  
TAKAYAMA TORU  
GOTOU YUUGO

(30)Priority

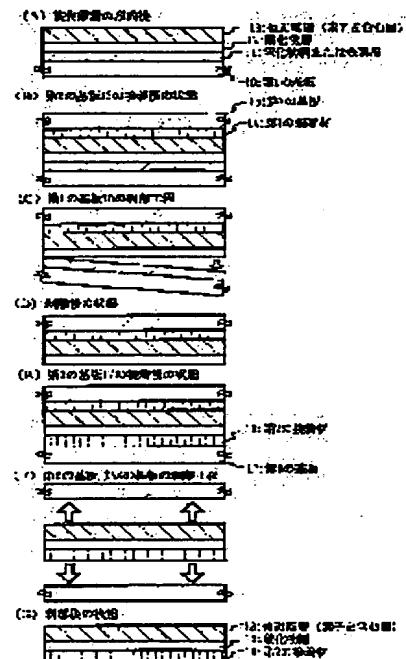
Priority number : 2001333565 Priority date : 30.10.2001 Priority country : JP

## (54) SEMICONDUCTOR DEVICE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a semiconductor device having a semiconductor element (thin film transistor, a thin film diode, a photoelectric converter made of a PIN junction of a silicon or a silicon resistance element) which is thin in overall thickness and flexible (bendable) and has a light weight.

**SOLUTION:** The semiconductor device comprises a second adhesive material 16 of a coagulating material (an adhesive material as a representative) filled between a substrate (third substrate 17) and a layer (layer 13 to be released), including an element in a mold of a flat plate-like material like the substrate without forming the element on a plastic film, solidified, then the substrate (the third substrate 17) to the mold released, the layer (the layer 13 to be released) including the element only by the solidified adhesive material (second adhesive material 16) fixed and thinned in film, and lightened.



## LEGAL STATUS

[Date of request for examination]

30.10.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-204049

(P2003-204049A)

(43)公開日 平成15年7月18日(2003.7.18)

(51)Int.Cl.  
H 01 L 27/12  
G 02 F 1/1368  
H 01 L 21/336  
29/786  
H 05 B 33/02

識別記号

F I  
H 01 L 27/12  
G 02 F 1/1368  
H 05 B 33/02  
33/14  
H 01 L 29/78  
6 2 6 C

テマコード(参考)

B 2 H 0 9 2  
3 K 0 0 7  
5 F 1 1 0

審査請求 有 請求項の数10 O L (全 28 頁) 最終頁に統く

(21)出願番号 特願2002-316613(P2002-316613)  
(22)出願日 平成14年10月30日(2002.10.30)  
(31)優先権主張番号 特願2001-333565(P2001-333565)  
(32)優先日 平成13年10月30日(2001.10.30)  
(33)優先権主張国 日本 (JP)

(71)出願人 000153878  
株式会社半導体エネルギー研究所  
神奈川県厚木市長谷398番地  
(72)発明者 丸山 純矢  
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内  
(72)発明者 高山 徹  
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内  
(72)発明者 後藤 裕吾  
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

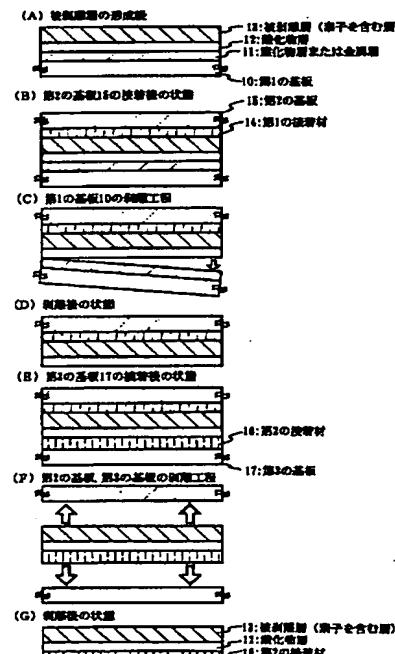
最終頁に統く

(54)【発明の名称】 半導体装置

(57)【要約】

【課題】 全体の厚さが薄く、軽量、且つ、フレキシブルな(湾曲することが可能な)半導体素子(薄膜トランジスタ、薄膜ダイオード、シリコンのPIN接合からなる光電変換素子やシリコン抵抗素子)を有する半導体装置およびその作製方法を提供する。

【解決手段】 本発明は、プラスチックフィルム上に素子を形成するのではなく、基板のような平らな板状のものを型とし、接着材(代表的には接着材)である第2の接着材16を基板(第3の基板17)と素子を含む層(被剥離層13)との間に充填し、凝固させた後、型とした基板(第3の基板17)を剥離して、凝固した接着材(第2の接着材16)だけで素子を含む層(被剥離層13)を固定することによって薄膜化、軽量化を実現する。



## 【特許請求の範囲】

【請求項1】接着材を支持体とし、前記接着材に接する絶縁膜上に素子を備えたことを特徴とする半導体装置。

【請求項2】請求項1において、前記素子は、薄膜トランジスタ、有機発光素子、液晶を有する素子、メモリー素子、薄膜ダイオード、シリコンのPIN接合からなる光電変換素子、またはシリコン抵抗素子であることを特徴とする半導体装置。

【請求項3】請求項1または請求項2において、前記接着材は、平面または曲面を有する基材に貼りつけることを特徴とする半導体装置。

【請求項4】請求項1または請求項2において、前記接着材に接して保護膜を有していることを特徴とする半導体装置。

【請求項5】請求項1乃至4のいずれか一において、前記半導体装置は、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ、カーナビゲーション、パソコン用コンピュータまたは携帯情報端末であることを特徴とする半導体装置。

【請求項6】プラスチック基板及び接着材を支持体とし、前記接着材に接する絶縁膜上に素子を備えたことを特徴とする半導体装置。

【請求項7】請求項6において、前記素子は、薄膜トランジスタ、有機発光素子、液晶を有する液晶素子、メモリー素子、薄膜ダイオード、シリコンのPIN接合からなる光電変換素子、またはシリコン抵抗素子であることを特徴とする半導体装置。

【請求項8】請求項6または請求項7において、前記プラスチック基板は、平面または曲面を有する基材に貼りつけることを特徴とする半導体装置。

【請求項9】請求項6乃至8のいずれか一において、前記接着材に接する絶縁膜は希ガス元素を含む酸化物層であることを特徴とする半導体装置。

【請求項10】請求項6乃至9のいずれか一において、前記半導体装置は、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ、カーナビゲーション、パソコン用コンピュータまたは携帯情報端末であることを特徴とする半導体装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は薄膜トランジスタ（以下、TFTという）で構成された回路を有する半導体装置およびその作製方法に関する。例えば、液晶表示パネルに代表される電気光学装置、またはエレクトロリミネッセンス表示装置に代表される発光装置、その様な装置を部品として搭載した電子機器に関する。

【0002】なお、本明細書中において半導体装置とは、半導体特性を利用して機能しうる装置全般を指し、電気光学装置、発光装置、半導体回路および電子機器は全て半導体装置である。

## 【0003】

【従来の技術】近年、絶縁表面を有する基板上に形成された半導体薄膜（厚さ数～数百nm程度）を用いて薄膜トランジスタ（TFT）を構成する技術が注目されている。薄膜トランジスタはICや電気光学装置のような電子デバイスに広く応用され、特に画像表示装置のスイッチング素子として開発が急がれている。

【0004】このような画像表示装置を利用したアプリケーションは様々なものが期待されているが、特に携帯機器への利用が注目されている。現在、ガラス基板や石英基板が多く使用されているが、割れやすく、重いという欠点がある。また、大量生産を行う上で、ガラス基板や石英基板は大型化が困難であり、不向きである。そのため、可撓性を有する基板、代表的にはフレキシブルなプラスチックフィルムの上にTFT素子を形成することが試みられている。

【0005】しかしながら、プラスチックフィルムの耐熱性が低いためプロセスの最高温度を低くせざるを得ず、結果的にガラス基板上に形成する時ほど良好な電気特性のTFTを形成できないのが現状である。そのため、プラスチックフィルムを用いた高性能な発光素子や液晶表示装置は実現されていない。

## 【0006】

【発明が解決しようとする課題】もし、プラスチックフィルム等の可撓性を有する基板の上に有機発光素子（OLED：Organic Light Emitting Device）が形成された発光装置や、液晶表示装置を作製することができれば、厚みが薄く軽量であるということに加えて、曲面を有するディスプレイや、ショーウィンドウ等などにも用いることができる。よって、その用途は携帯機器のみに限られず、応用範囲は非常に広い。

【0007】また、ガラス基板に比べてプラスチックフィルムの透光性が低いため、光を通過させるプラスチックフィルムの材質及び厚さによらず、透光性がわずかに低下するという問題もある。

【0008】本発明は、全体の厚さが薄く、軽量、且つ、フレキシブルな（湾曲することが可能な）半導体素子（薄膜トランジスタ、メモリー素子、薄膜ダイオード、シリコンのPIN接合からなる光電変換素子やシリコン抵抗素子）を有する半導体装置およびその作製方法を提供することを課題とする。

## 【0009】

【課題を解決するための手段】本発明は、プラスチックフィルム上に素子を形成するのではなく、基板のような平らな板状のものを型とし、凝固材（代表的には接着材）を基板と素子を含む層との間に充填し、凝固させた後、型とした基板を剥離して、凝固した接着材だけで素子を含む層を固定することを特徴としている。なお、素子を含む層と上記接着材との密着性は高い。

【0010】本明細書で開示する発明の構成は、接着材

を支持体とし、前記接着材に接する絶縁膜上に素子を備えたことを特徴とする半導体装置である。

【0011】上記構成において、前記素子は、薄膜トランジスタ、有機発光素子、液晶を有する素子、メモリー素子、薄膜ダイオード、シリコンのPIN接合からなる光電変換素子、またはシリコン抵抗素子である。

【0012】上記接着材の厚さは適宜設定することができ、プラスチックフィルムの厚さよりも薄くすれば、さらなる薄膜化、軽量化、またはフレキシブル化が実現できる。例えば、接着材だけで素子を含む層を固定した場合のトータルの厚さを、0.5mm以下、好ましくは、0.1mm～0.3mmとすることが可能である。

【0013】また、上記接着材の材料は適宜選択することができる。例えば、上記接着材は、熱硬化性、感光性、または透光性を有する材料を用いればよい。発光表示装置において、発光素子からの光を接着材に通過させる場合、通過する光の量を多くすることができるため、輝度を上げることができる。また、有機発光素子を有する発光装置は、水分や酸素に弱いため、外部からの水分や酸素の侵入をブロック可能なバリア性を有する接着材が望ましい。

【0014】また、透過型の液晶表示装置においても、バックライトからの光を接着材に通過させる場合には透光性の高い接着材を選択することが好ましく、さらにプラスチックフィルムよりも接着材の膜厚を薄くすることで、通過する光の量を多くすることができる。

【0015】また、接着材で貼り合わせるプラスチックフィルムを用いた場合と比較すると、大気／プラスチックフィルムの界面と、プラスチック／接着材との界面の両方で屈折率の違い（ただし、材質にもよる）で光の回折が生じるが、本発明は、支持体を接着材のみとすることで大気／接着材の界面だけで光の回折が生じるため、光の利用効率が上がり、輝度の向上や通過させる光の量を多くすることができる。

【0016】また、上記構成において、前記接着材に接して保護膜を形成してもよい。

【0017】また、上記構成において、前記接着材は、平面または曲面を有する基材に貼りつけることを特徴としており、薄型、且つ、軽量な半導体装置、例えば、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ、自動車や機械類の表示器（カーナビゲーション、スピードメーターなど）、パソコン用コンピュータまたは携帯情報端末を完成させることができる。なお、上記基材と前記接着材とを貼り付ける際には前記接着材と同じ材料を用いてもよいし、異なる接着材を用いてもよい。また、上記基材と前記接着材とを貼り付ける際には、前記接着材とプラスチックフィルムと貼り合わせて、さらに該プラスチックフィルムと基材とを貼り合わせることもできる。

【0018】また、上記構成を実現する工程も本発明の

一つであり、第1の基板上に素子を含む被剥離層を形成した後、第1の接着材で被剥離層と第2の基板とを接着し、次いで、第1の基板を剥離し、第2の接着材で被剥離層と第3の基板とを接着して被剥離層を第2の基板と第3の基板とで挟み、次いで、溶媒により第1の接着材を除去、或いは光（紫外光またはレーザー光など）により第1の接着材の接着力を低下させて第2の基板を剥離し、さらに第3の基板を剥離することを特徴としている。即ち、本明細書で開示する本発明の作製方法に関する発明の構成は、第1の基板上に半導体素子を含む被剥離層を形成する第1工程と、前記被剥離層に第2の基板を第1の接着材で接着させ、前記被剥離層を前記第1の基板と前記第2の基板とで挟む第2工程と、前記被剥離層と前記第1の基板とを分離する第3工程と、前記被剥離層に第3の基板を第2の接着材で接着させ、前記被剥離層を前記第2の基板と前記第3の基板とで挟む第4工程と、前記被剥離層と前記第2の基板とを分離し、前記第2の接着材と前記第3の基板とを分離して、前記第2の接着材を支持体とする前記被剥離層を形成する第5工程とを有することを特徴とする半導体装置の作製方法である。

【0019】また、上記第5工程において、同一工程で第2の基板と第3の基板の両方を被剥離層から分離しているが、別々の工程で分離してもよく、分離する順序も特に限定されないことは言うまでもない。

【0020】また、上記第1の接着材は溶媒または光により除去または接着力が低下する材料であり、第2の接着材は、第1の接着材とは組成が異なるものを用いればよい。

【0021】また、第3の基板を剥離するため、上記第2の接着材は、前記第3の基板との密着性よりも前記被剥離層との密着性が高いことを特徴としている。従って、前記第3の基板と第2の接着材との密着性を低下させるため、前記第1の基板と前記第2の基板は、ガラス基板、石英基板、または金属基板とし、前記第3の基板は、プラスチック基板としてもよい。さらに、前記第3の基板と第2の接着材との密着性を低下させるため、前記第3の基板は、表面にAl<sub>x</sub>N<sub>y</sub>O<sub>z</sub>膜が形成されたプラスチックフィルムとしてもよい。また、第2の接着材は、第3の基板と接して固化されるため、第2の接着材の一方の面は平坦であり、第2の接着材のもう一方の面は被剥離層と密着している。

【0022】こうして、最終的には第2の接着材を支持体とするため、プラスチック基板を支持体とした場合よりもトータルの厚さを薄くすることができ、トータルの重量も軽くすることができる。

【0023】また、上記被剥離層とは、半導体素子を含む層を指しており、例えば、薄膜トランジスタ、有機発光素子、液晶を有する素子、メモリー素子、薄膜ダイオード、シリコンのPIN接合からなる光電変換素子、ま

たはシリコン抵抗素子から選ばれた一つまたは複数を有する層を指している。

【0024】また、第2の接着材に光を通過させる場合、光の透光性の高い材料が好ましく、例えば、有機発光素子からの発光を通過させる場合、もしくは、バックライトからの光を通過させる場合において、第2の接着材の膜厚を調節することによって、透光率を向上させることができる。

【0025】加えて、上記第2の接着材の膜厚を調節することによって、装置全体をフレキシブルなものとすることもできる。従って、様々な基材に接着することができ、例えば、基材の形状は、平面を有するもの、曲面を有するもの、可曲性を有するもの、フィルム状のものであってもよく、基材の材料は、プラスチック、ガラス、金属、セラミックス等、いかなる組成の基材でもよい。曲面を有する基材に貼りつけければ、曲面を有するディスプレイが実現でき、ダッシュボードの表示器、ショーウィンドウ等などを完成させることができる。

【0026】また、上記作製工程は、第2の接着材のみを支持体としているが、第1の接着材及び第2の接着材の材料を適宜選択、例えば、ある溶媒に不溶性の材料を第1の接着材に用い、溶媒に可溶性の材料を第2の接着材に用いて接着した後、溶媒に漬けることによって第2の基板および第3の基板を剥離して、第1の接着材のみを支持体としてもよい。第1の接着材のみを支持体とした場合、被剥離層の最上層に接着材が接する構成となる。

【0027】また、上記作製工程は、第2の接着材のみを支持体としているが、第1の接着材及び第2の接着材の材料を適宜選択し、第1の接着材及び第2の接着材のみを支持体としてもよく、本明細書で開示する作製方法に関する他の発明の構成は、第1の基板上に半導体素子を含む被剥離層を形成する第1工程と、前記被剥離層に第2の基板を第1の接着材で接着させ、前記被剥離層を前記第1の基板と前記第2の基板とで挟む第2工程と、前記被剥離層と前記第1の基板とを分離する第3工程と、前記被剥離層に第3の基板を第2の接着材で接着させ、前記被剥離層を前記第2の基板と前記第3の基板とで挟む第4工程と、前記被剥離層と前記第3の基板とを分離し、前記被剥離層と前記第2の基板とを分離して、前記第1の接着材及び前記第2の接着材を支持体とする前記被剥離層を形成する第5工程とを有することを特徴とする半導体装置の作製方法である。

【0028】また、上記第5工程において、同一工程で第2の基板と第3の基板の両方を被剥離層から分離しているが、別々の工程で分離してもよく、分離する順序も特に限定されないことは言うまでもない。

【0029】また、上記本発明の工程において、第1の接着材と第2の接着材は、溶媒または光により除去可能な材料であれば、同じ材料を用いてもよいし、異なる材

料を用いててもよい。前記第1の接着材は、前記第2の基板との密着性よりも前記被剥離層との密着性が高いことが望ましく、前記第2の接着材も前記第3の基板との密着性よりも前記被剥離層との密着性が高いことが望ましい。

【0030】例えば、前記第2の接着材は感光性を有する接着材とすれば、前記第5工程において、光を照射して前記第2の接着材と前記第3の基板とを分離することができる。また、前記第1の接着材は感光性を有する接着材とすれば、前記第5工程において、光を照射して前記第1の接着材と前記第2の基板とを分離することができる。従って、前記第1の接着材と及び前記第2の接着材と同じ感光性を有する接着材とすれば、同一工程で第2の基板と第3の基板の両方を被剥離層から分離することができる。

【0031】感光性を有する接着材を用いる場合は、前記第1の基板は、透光性を有する基板であることが好ましく、例えばガラス基板、または石英基板を用いる。

【0032】また、感光性を有する接着材を用いなくとも、基板と接着材との密着性を低下させるため、前記第2の基板または前記第3の基板を、表面に  $A_1N_xO_y$  膜が形成されたプラスチックフィルムとすれば、前記第2の基板または前記第3の基板を被剥離層から分離することができる。

【0033】こうして、上記本発明の工程により、第1の接着材と第2の接着材とで挟まれた被剥離層が得られる。

【0034】また、第2の基板としてプラスチックフィルムを用い、第1の基板上に形成した素子をプラスチックフィルムに転写する際、即ち、接着材で素子を含む層とフィルムを接着してフィルムを持ち上げる際、フィルムが折れ曲がり、素子を含む層も折れ曲がりの影響を受けて、クラックが入ってしまう恐れがあった。そこで、基板に形成した素子を剛性の高い第2の基板に接着材で貼りつけた後、基板を剥離し、その後、接着材で素子を含む層にプラスチックフィルム（第3の基板）を貼った後で第2の基板と素子を含む層とを分離する手順でプラスチックフィルム上に素子を転写すると、クラックが発生しにくいものとすることができた。

【0035】本明細書で開示する作製方法に関する他の発明の構成は、第1の基板上に半導体素子を含む被剥離層を形成する第1工程と、前記被剥離層に第2の基板を第1の接着材で接着させ、前記被剥離層を前記第1の基板と前記第2の基板とで挟む第2工程と、前記被剥離層と前記第1の基板とを分離する第3工程と、前記被剥離層に第3の基板を第2の接着材で接着させ、前記被剥離層を前記第2の基板と前記第3の基板とで挟む第4工程と、前記被剥離層と前記第2の基板とを分離して、前記第1の接着材及び前記第2の接着材を支持体とする前記被剥離層を形成する第5工程とを有することを特徴とする

半導体装置の作製方法である。

【0036】上記構成において、前記第1の基板及び前記第2の基板は、前記第3の基板よりも剛性が高い材料であることを特徴としている。なお、本明細書中、剛性とは、物体が曲げ・ねじれなどに対して破壊に耐える能力を指している。

【0037】また、上記構成において、前記第5工程は、前記第1の接着材を溶媒で溶かして除去し、前記剥離層と前記第2の基板とを分離する工程、若しくは、前記第1の接着材を感光性を有する接着材とし、光を照射して前記被剥離層と前記第2の基板とを分離する工程とすればよい。

【0038】このように、プラスチックフィルム（第3の基板）を剥離させずに接着されたままの状態を維持すれば、支持体を第3の基板及び第2の接着材とする半導体装置を形成することができる。本明細書で開示する他の発明の構成は、

【0039】プラスチック基板及び接着材を支持体とし、前記接着材に接する絶縁膜上に素子を備えたことを特徴とする半導体装置である。

【0040】上記構成において、前記素子は、薄膜トランジスタ、有機発光素子、液晶を有する液晶素子、メモリー素子、薄膜ダイオード、シリコンのPIN接合からなる光電変換素子、またはシリコン抵抗素子である。

【0041】また、上記構成において、前記プラスチック基板は、平面または曲面を有する基材に貼りつけることを特徴としており、薄型、且つ、軽量な半導体装置、例えば、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ、自動車や機械類の表示器（カーナビゲーション、スピードメーターなど）、パソコン用コンピュータまたは携帯情報端末を完成させることができる。

【0042】また、上記各工程において、前記第3の工程は、機械的な力を加え、2層間の膜応力をを利用して剥離を行う剥離方法で前記被剥離層と前記第1の基板とを分離しているが、特に限定されず、被剥離層と第1の基板との間に分離層を設け、該分離層を薬液（エッチャント）で除去して被剥離層と基板とを分離する方法や、被剥離層と第1の基板との間に非晶質シリコン（またはポリシリコン）からなる分離層を設け、第1の基板を通過させてレーザー光を照射して非晶質シリコンに含まれる水素を放出させることにより、空隙を生じさせて被剥離層と第1の基板を分離させる方法などを用いることが可能である。なお、レーザー光を用いて剥離する場合においては、剥離前に水素が放出しないように熱処理温度を410°C以下として被剥離層に含まれる素子を形成することが望ましい。

【0043】2層間の膜応力をを利用して剥離を行う剥離方法は、被剥離層に損傷を与えない工程であり、且つ、小さな面積を有する被剥離層の剥離だけでなく、大きな面積を有する被剥離層を全面に渡って剥離不良なく剥離

することができるため最も好ましい。具体的には、第1の基板上に金属層または窒化物層からなる第1の材料層を形成し、スパッタ法による酸化物層からなる第2の材料層を形成し、該第2の材料層上に素子を形成した後で機械的な力を加えて第1の材料層と第2の材料層との界面で分離させるものである。この第1の材料層と第2の材料層との積層は、膜剥がれ（ピーリング）などのプロセス上の異常は生じない一方、物理的手段、代表的には機械的な力を加えること、例えば人間の手で引き剥がすことで容易に第2の材料層の層内または界面において、きれいに分離できる。

【0044】即ち、第1の材料層と第2の材料層との結合力は、熱エネルギーには耐え得る強さを有している一方、剥離する直前において、引張応力を有する第1の材料層と圧縮応力を有する第2の材料層との間には応力歪みを有しているため、力学的エネルギーに弱く、剥離する。本発明者らは、剥離現象は膜の内部応力と深い関連があることを見出し、このように膜の内部応力を利用して剥離を行う剥離工程をストレスピールオフプロセスと呼ぶ。

【0045】上記第1の材料層と第2の材料層とを用いた剥離方法を用いた場合、上記プラスチック基板及び接着材を支持体とし、前記接着材に接する絶縁膜上に素子を備えたことを特徴とする半導体装置において、前記接着材に接する絶縁膜は、第2の材料層となり、スパッタ法で形成された酸化膜とすることが好ましく、希ガス元素を含む酸化物層となる。前記希ガス元素は、He、Ne、Ar、Kr、Xeから選ばれた一種または複数種である。第2の材料層に希ガス元素を含ませることによって半導体装置をフレキシブルなものとすることができます。

【0046】また、本明細書において、プラスチック基板とは、可撓性を有するプラスチック基板であれば特に限定されないが、例えば、ポリエチレンテレフタレート（PET）、ポリエーテルスルホン（PES）、ポリエチレンナフタレート（PEN）、ポリカーボネート（PC）、ナイロン、ポリエーテルエーテルケトン（PEEK）、ポリスルホン（PSF）、ポリエーテルイミド（PEI）、ポリアリレート（PAR）、ポリブチレンテレフタレート（PBT）、またはポリイミドからなる基板を指している。

【0047】また、プラスチック基板（PCフィルム）と接着材との間に窒化珪素膜、AIN膜、AlN膜を形成して密着性を実験したところ、窒化珪素膜は接着材に形成されたままプラスチック基板のみと分離した。一方、AIN膜、AlN膜はプラスチック基板に形成されたまま、接着材のみと分離した。本発明の他の作製方法に関する発明は、図16に示すように第1の基板10上に半導体素子を含む被剥離層13を形成する第1工程と、前記被剥離層13に第2の基板15を第1の接着材

14で接着させ、前記被剥離層を前記第1の基板と前記第2の基板とで挟む第2工程と、前記被剥離層13と前記第1の基板10とを分離する第3工程と、前記被剥離層に保護膜18が形成された第3の基板17を第2の接着材16で接着させ、前記被剥離層を前記第2の基板と前記第3の基板とで挟む第4工程と、前記被剥離層と前記第2の基板とを分離し、前記第2の接着材と前記第3の基板とを分離して、前記第2の接着材16および保護膜18を支持体とする前記被剥離層を形成する第5工程とを有することを特徴とする半導体装置の作製方法である。

【0048】上記構成において、前記保護膜は窒化珪素膜、または窒化酸化珪素膜であることを特徴としている。保護膜を形成することによって、外部からの水分や不純物の混入を効果的にブロックすることができる。

#### 【0049】

【発明の実施の形態】本発明の実施形態について、以下に説明する。

【0050】(実施の形態1) 以下に本発明を用いた代表的な剥離手順及び半導体装置の作製方法を簡略に図1を用いて示す。

【0051】図1(A)中、10は第1の基板、11は窒化物層または金属層からなる第1の材料層、12は酸化物層からなる第2の材料層、13は被剥離層である。

【0052】図1(A)において、第1の基板10はガラス基板、石英基板、セラミック基板などを用いることができる。また、シリコン基板を代表とする半導体基板、またはステンレス基板を代表とする金属基板を用いても良い。

【0053】まず、図1(A)に示すように基板10上に第1の材料層11を形成する。第1の材料層11としては、成膜直後において圧縮応力を有していても引張応力を有していてもよいが、被剥離層形成における熱処理やレーザー光の照射によりピーリング等の異常が生じず、且つ、被剥離層形成後で $1 \sim 1 \times 10^{10}$  (Dyne/cm<sup>2</sup>) の範囲で引張応力を有する材料を用いることが重要である。代表的な一例はW、WN、TiN、TiWから選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料からなる単層、またはこれらの積層が挙げられる。なお、第1の材料層11は、スパッタ法を用いればよい。

【0054】次いで、第1の材料層11上に第2の材料層12を形成する。第2の材料層12としては、被剥離層形成における熱処理やレーザー光の照射によりピーリング等の異常が生じず、且つ、被剥離層形成後で $1 \sim 1 \times 10^{10}$  (Dyne/cm<sup>2</sup>) の範囲で圧縮応力を有する材料を用いることが重要である。第2の材料層12として、代表的な一例は酸化シリコン、酸化窒化シリコン、酸化金属材料、またはこれらの積層が挙げられる。なお、第2の材料層12は、スパッタ法を用いて成膜すればよい。

第2の材料層12をスパッタ法で成膜する場合、アルゴンガスで代表される希ガスをチャンバー内に導入して、第2の材料層12中に微量の希ガス元素を含ませる。

【0055】第1の材料層11と第2の材料層12において、各々の膜厚は、1nm～1000nmの範囲で適宜設定し、第1の材料層11における内部応力および第2の材料層12における内部応力を調節すればよい。

【0056】また、図1では、プロセスの簡略化を図るため、基板10に接して第1の材料層11を形成した例を示したが、基板10と第1の材料層11との間にバッファ層となる絶縁層や金属層を設け、基板10との密着性を向上させてもよい。

【0057】次いで、第2の材料層12上に被剥離層13を形成する。(図1(A)) 被剥離層13は、様々な素子(薄膜トランジスタ、有機発光素子、液晶を有する素子、メモリー素子、薄膜ダイオード、シリコンのPIN接合からなる光電変換素子、またはシリコン抵抗素子)を含む層とすればよい。ただし、液晶を有する素子において、被剥離層13は対向基板を含むものとする。

また、被剥離層13の形成プロセスとして、第1の基板10の耐え得る範囲の熱処理を行うことができる。なお、本発明において、第2の材料層12における内部応力と、第1の材料層11における内部応力が異なっていても、被剥離層13の作製工程における熱処理によって膜剥がれなどが生じない。

【0058】次いで、第1の材料層11と第2の材料層12との密着性を部分的に低下させる処理を行う。密着性を部分的に低下させる処理は、剥離しようとする領域の周縁に沿って前記第2の材料層または前記第1の材料層にレーザー光を部分的に照射する処理、或いは、剥離しようとする領域の周縁に沿って外部から局所的に圧力を加えて前記第2の材料層の層内または界面の一部分に損傷を与える処理である。具体的にはダイヤモンドペンなどで硬い針を垂直に押しつけて荷重をかけて動かせばよい。好ましくは、スクライバー装置を用い、押し込み量を0.1mm～2mmとし、圧力をかけて動かせばよい。このように、剥離を行う前に剥離現象が生じやすくなるような部分、即ち、きっかけをつくることが重要であり、密着性を選択的(部分的)に低下させる前処理を行って、剥離不良がなくなり、さらに歩留まりも向上する。

【0059】次いで、第1の接着材14で第2の基板15と被剥離層13とを接着する。(図1(B)) 第1の接着材14としては、反応硬化型接着剤、熱硬化型接着剤、紫外線硬化型接着剤等の光硬化型接着剤、嫌気型接着剤などの各種硬化型接着剤が挙げられる。加えて、これらの接着剤が溶媒に溶ける可溶性や、光が照射されると接着力が低下する感光性を有していてもよい。これらの接着剤の組成としては、例えば、エポキシ系、アクリレート系、シリコーン系等いかなるものでもよい。この

ような接着剤の形成は、例えば、塗布法によってなされる。なお、第1の接着材は後の工程で除去される。ここでは、第1の接着材として溶媒に溶ける可溶性を有する接着材料を用いる。

【0060】第2の基板15は、ガラス基板、石英基板、セラミック基板、プラスチック基板などを用いることができる。また、シリコン基板を代表とする半導体基板、またはステンレス基板を代表とする金属基板を用いても良い。ただし、第1の接着材または第2の接着材として感光性の接着材を用いる場合には、第1の基板或いは第2の基板の一方は、透光性を有する基板を用いることが好ましい。

【0061】次いで、上記密着性を部分的に低下させた領域側から剥離させ、図1(C)中の矢印の方向に向かって、第1の材料層11が設けられている第1の基板10を物理的手段により引き剥がす。(図1(C))第2の材料層12が圧縮応力を有し、第1の材料層11が引張応力を有するため、比較的小さな力(例えば、人間の手、ノズルから吹付けられるガスの風圧、超音波等)で引き剥がすことができる。

【0062】こうして、第2の材料層12上に形成された被剥離層13を第1の基板10から分離することができる。剥離後の状態を図1(D)に示す。

【0063】次いで、第1の接着材14とは異なる材料の第2の接着材16で第3の基板17と第2の材料層12(及び被剥離層13)とを接着する。(図1(E))第2の接着材16は、第3の基板17との密着性よりも第2の材料層12(及び被剥離層13)との密着性のほうが高いことが重要である。

【0064】第2の接着材16としては、反応硬化型接着剤、熱硬化型接着剤、紫外線硬化型接着剤等の光硬化型接着剤、嫌気型接着剤などの各種硬化型接着剤が挙げられる。加えて、これらの接着剤が溶媒に溶ける可溶性や、光が照射されると接着力が低下する感光性を有していてもよい。これらの接着剤の組成としては、例えば、エポキシ系、アクリレート系、シリコーン系等いかなるものでもよい。このような接着剤の形成は、例えば、塗布法によってなされる。なお、第2の接着材は後の工程で被剥離層の支持体となる。ここでは、第2の接着材16として紫外線硬化型接着剤を用いる。

【0065】第3の基板17は、ガラス基板、石英基板、セラミック基板、プラスチック基板などを用いることができる。また、シリコン基板を代表とする半導体基板、またはステンレス基板を代表とする金属基板を用いても良い。ここでは、第3の基板と第2の接着材との密着性を低下させるため、第3の基板17として表面にAIN<sub>x</sub>O<sub>y</sub>膜が形成されたプラスチックフィルムを用いる。

【0066】プラスチックフィルムに形成されるAIN<sub>x</sub>O<sub>y</sub>膜は、スパッタ法を用い、例えば、窒化アルミニウ

ム(AIN)ターゲットを用い、アルゴンガスと窒素ガスと酸素ガスを混合した雰囲気下にて成膜する。AIN<sub>x</sub>O<sub>y</sub>膜は、窒素を数atm%以上、好ましくは2.5atm%~4.7.5atm%含む範囲であればよく、スパッタ条件(基板温度、原料ガスおよびその流量、成膜圧力など)を適宜調節することによって窒素濃度を調節することができる。

【0067】次いで、溶媒に漬けて第2の基板15及び第3の基板17を分離する。(図1(F))第1の接着材は、溶媒に溶ける可溶性を有する接着材料を用いているため、簡単に除去され、第2の基板15と被剥離層13とが分離する。一方、溶媒が第3の基板17と第2の接着材16との界面に浸透し、該界面での接着力を弱めるため、第3の基板17も第2の材料層12と分離する。ここでは同一の工程によって第2の基板15及び第3の基板17を分離する例を示したが、特に限定されず、別々の工程でもよく、またその順序も限定されることは言うまでもない。

【0068】また、被剥離層13に含まれる素子の出入力端子は、被剥離層の最上層(即ち、第2の基板側に最も近い層)に露呈するように形成する。従って、上記第2の基板の分離工程後、出入力端子部が露呈するよう、被剥離層表面の第1の接着材が完全に除去されることが望ましい。

【0069】以上の工程で第2の接着材16を支持体とする被剥離層13を備えた半導体装置を作製することができる。(図1(G))こうして得られる半導体装置は支持体を第2の接着材16のみとしているため薄く、軽量、且つ、フレキシブルなものである。

【0070】ここでは、以上の工程で半導体装置を完成させた例を示したが、以上の工程で半導体装置の途中までを作製してもよい。例えば、上記工程に従って、TFTからなる回路を含む被剥離層を形成し、第2の接着材を支持体とする被剥離層を得た後で、さらに素子形成工程を加えて様々な半導体装置、代表的には有機発光素子を有する発光装置や液晶表示装置を完成させてもよい。

【0071】例えば、マトリクス状に画素電極を配置し、画素電極と接続するTFTを形成した第2の接着材を上記工程により得た後、画素電極を陰極または陽極とする有機発光素子を形成すれば、アクティブマトリクス型の発光装置を作製することができる。こうして得られる発光装置は支持体を第2の接着材のみとしているため薄く、軽量なものである。

【0072】また、バッシブ型の有機発光素子を有する発光装置を作製することもできる。

【0073】また、マトリクス状に画素電極を配置し、画素電極と接続するTFTを形成した第2の接着材を上記工程により得た後、対向基板貼り合わせ工程、液晶注入工程を行えばアクティブマトリクス型の液晶表示装置を作製することができる。具体的には、画素電極を有す

る TFT を備えた接着材に対向基板をスペーサなどのギャップ保持材で一定の間隔を保持したままシール材などで貼りつけ、対向基板と画素電極との間に液晶材料を挿入させて液晶表示装置を完成させることができる。こうして得られる液晶表示装置は支持体を第2の接着材及び対向基板のみとしているため薄く、軽量なものである。

【0074】(実施の形態2) 実施の形態1では第2の接着材のみを支持体とする例を示したが、ここでは第1の接着材及び第2の接着材を支持体とする例を示す。なお、図2(A)～図2(E)は図1(A)～図1(E)と概略同一であるのでここでは詳細な説明は省略し、異なる点のみを説明する。

【0075】図2中、20は第1の基板、21は窒化物層または金属層からなる第1の材料層、22は酸化物層からなる第2の材料層、23は被剥離層、24は第1の接着材、25は第2の基板、26は第2の接着材、27は第3の基板である。

【0076】まず、実施の形態1に従って、同様の手順で図2(E)の状態を得る。

【0077】ここでは、第1の接着材24として、反応硬化型接着剤、熱硬化型接着剤、紫外線硬化型接着剤等の光硬化型接着剤、嫌気型接着剤などの各種硬化型接着剤が挙げられる。加えて、これらの接着剤が溶媒に溶ける可溶性や、光が照射されると接着力が低下する感光性を有していてもよい。これらの接着剤の組成としては、例えば、エポキシ系、アクリレート系、シリコーン系等いかなるものでもよい。このような接着剤の形成は、例えば、塗布法によってなされる。なお、第1の接着材は後の工程で支持体となる。ここでは、第1の接着材として紫外線を照射すると接着力が低下する熱硬化型接着材を用いる。また、第1の接着材24は、第2の基板25との密着性よりも被剥離層23との密着性のほうが高いことが重要である。

【0078】また、第2の基板と第1の接着材との密着性を低下させるため、第2の基板として表面にA1N<sub>x</sub>O<sub>y</sub>膜が形成されたプラスチックフィルムを用いてもよい。

【0079】また、ここでは、第2の接着材26として、第1の接着材24と同じ材料を用いてもよい。ここでは、第2の接着材として紫外線を照射すると接着力が低下する熱硬化型接着材を用いる。なお、第2の接着材も後の工程で被剥離層の支持体となる。また、第2の接着材26は、第3の基板27との密着性よりも第2の材料層22(及び被剥離層23)との密着性のほうが高いことが重要である。

【0080】また、第3の基板と第2の接着材との密着性を低下させるため、第3の基板として表面にA1N<sub>x</sub>O<sub>y</sub>膜が形成されたプラスチックフィルムを用いてもよい。

【0081】実施の形態1と同様の手順で図2(E)の

状態を得たら、次いで、紫外線を照射することによって、第1の接着材24と第2の基板25との接着力と、第2の接着材26と第3の基板27との接着力とを低下させ、第2の基板及び第3の基板を分離する。(図2(F)) ここでは同一の工程によって第2の基板25及び第3の基板27を分離する例を示したが、特に限定されず、別々の工程でもよく、またその順序も限定されないことは言うまでもない。また、実施の形態1と組み合わせることも可能である。

【0082】また、ここでは、紫外線を照射すると接着力が低下する熱硬化型接着材を用いた例を示したが、他の接着材料を用いることも可能である。例えば、第2の基板として表面にA1N<sub>x</sub>O<sub>y</sub>膜が形成されたプラスチックフィルムを用い、第1の接着材として紫外線硬化型接着剤を用いて接着し、第3の基板として表面にA1N<sub>x</sub>O<sub>y</sub>膜が形成されたプラスチックフィルムを用い、第2の接着材として紫外線硬化型接着剤を用いて接着した後、溶媒に漬ければ、溶媒が第3の基板と第2の接着材との界面に浸透し、該界面での接着力を弱めるため、第3の基板が第2の材料層と分離し、同様に第2の基板と第1の接着層と分離する。

【0083】また、被剥離層23に含まれる素子の出入力端子は、被剥離層の最上層(即ち、第2の基板側に最も近い層)に露呈するように形成する。従って、上記第2の基板の分離工程後、出入力端子部が露呈するように入出力端子部を覆う第1の接着材を選択的に除去することが望ましい。

【0084】以上の工程で図2(G)に示すように、第1の接着材24及び第2の接着材26を支持体とする被剥離層23を備えた半導体装置を作製することができる。なお、被剥離層23は、第1の接着材24と第2の接着材26とで挟まれる。こうして得られる半導体装置は支持体を第1の接着材24及び第2の接着材26のみとしているため薄く、軽量、且つ、フレキシブルなものである。

【0085】ここでは、以上の工程で半導体装置を完成させた例を示したが、以上の工程で半導体装置の途中までを作製してもよい。例えば、上記工程に従って、TFTからなる回路を含む被剥離層を形成し、第1の接着材および第2の接着材を支持体とする被剥離層を得た後で、さらに素子形成工程を加えて様々な半導体装置、代表的には有機発光素子を有する発光装置や液晶表示装置を完成させてもよい。

【0086】また、本実施の形態は実施の形態1と自由に組み合わせることができる。

【0087】(実施の形態3) 実施の形態1では第2の接着材のみを支持体とする例を示したが、ここでは第2の接着材及び第3の基板を支持体とする例を示す。なお、図3(A)～図3(E)は図1(A)～図1(E)と概略同一であるのでここでは詳細な説明は省略し、異

なる点のみを説明する。

【0088】図3中、30は第1の基板、31は窒化物層または金属層からなる第1の材料層、32は酸化物層からなる第2の材料層、33は被剥離層、34は第1の接着材、35は第2の基板、36は第2の接着材、37は第3の基板である。

【0089】まず、実施の形態1に従って、同様の手順で図3(E)の状態を得る。

【0090】ここでは、第1の基板30として、ガラス基板、石英基板、セラミック基板などを用いることができる。また、シリコン基板を代表とする半導体基板、またはステンレス基板を代表とする金属基板を用いても良い。ここでは厚さ0.7mmのガラス基板(#1737)を用いる。

【0091】ここでは、第2の基板35として第1の基板30よりも厚さの厚く剛性の高い石英基板(厚さ1.1mm)を用いる。第2の基板としてプラスチックフィルムを用いた場合、第1の基板30上に形成した素子をプラスチックフィルムに転写する際、即ち、第1の接着材34で被剥離層33とフィルムを接着してフィルムを持ち上げる際、フィルムが折れ曲がり、被剥離層33も折れ曲がりの影響を受けて、クラックが入ってしまう恐れがあった。そこで、第1の基板30に形成した被剥離層33を剛性の高い第2の基板35に第1の接着材34で貼りつけた後、第1の基板30を剥離し、その後、第2の接着材36で素子を含む層にプラスチックフィルム(第3の基板37)を貼った後で第2の基板35を分離する手順とすると、クラックが発生しにくいものとすることができる。

【0092】また、ここでは、第3の基板37として、プラスチックフィルムとする。

【0093】また、ここでは、第1の接着材34として溶媒に溶ける可溶性を有する接着材料を用いる。

【0094】また、ここでは、第2の接着材36として、第3の基板と第2の接着材との密着性と、第2の接着材と被剥離層の密着性とがどちらも高い材料を用いる。

【0095】実施の形態1と同様の手順で図3(E)の状態を得たら、次いで、溶媒に漬けて第2の基板35のみを分離する。(図3(F)) 第1の接着材は、溶媒に溶ける可溶性を有する接着材料を用いているため、簡単に除去され、第2の基板35と被剥離層33とが分離する。

【0096】また、被剥離層33に含まれる素子の出入力端子は、被剥離層の最上層(即ち、第2の基板側に最も近い層)に露呈するように形成する。従って、上記第2の基板の分離工程後、出入力端子部が露呈するよう、被剥離層表面の第1の接着材が完全に除去されることが望ましい。

【0097】また、ここでは、第1の接着材34として

溶媒に溶ける可溶性を有する接着材料を用い、溶媒に漬けて第2の基板を分離した例を示したが、特に限定されず、例えば、実施の形態2に示した熱硬化型接着材(紫外線を照射すると接着力が低下する)を第1の接着材として用い、紫外線を照射することで第2の基板を分離してもよい。

【0098】以上の工程で図3(G)に示すように、第2の接着材36及び第3の基板37を支持体とする被剥離層33を備えた半導体装置を作製することができる。

10 なお、第2の接着材36と被剥離層33との間には第2の材料層である酸化物層32がある。こうして得られる半導体装置は、第2の材料層32がスパッタ法で成膜され、第2の材料層32中に微量の希ガス元素を含ませているため、半導体装置全体としてフレキシブルなものとすることができる。

【0099】ここでは、以上の工程で半導体装置を完成させた例を示したが、以上の工程で半導体装置の途中までを作製してもよい。例えば、上記工程に従って、TFTからなる回路を含む被剥離層を形成し、第2の接着材及び第3の基板を支持体とする被剥離層を得た後で、さらに素子形成工程を加えて様々な半導体装置、代表的には有機発光素子を有する発光装置や液晶表示装置を完成させてもよい。

【0100】また、本実施の形態は実施の形態1または実施の形態2と自由に組み合わせることができる。

【0101】以上の構成でなる本発明について、以下に示す実施例でもってさらに詳細な説明を行うこととする。

【0102】(実施例)

30 【実施例1】ここでは、同一基板上に画素部(nチャネル型TFT及びpチャネル型TFT)と、画素部の周辺に設ける駆動回路のTFT(nチャネル型TFT及びpチャネル型TFT)を同時に作製し、有機発光素子を有する発光装置を作製する作製方法について詳細に説明する。(図4)

【0103】まず、厚さ0.7mmの耐熱性ガラス基板(第1の基板101)上にプラズマCVD法により100nmの膜厚で窒化酸化シリコン膜(図示しない)を形成する。この窒化酸化シリコン膜は、後のドライエッチングの際に基板の保護のためと、エッティングチャンバーの汚染を防止するために形成するものであって、特に必須ではない。

【0104】また、本実施例では第1の基板101としてガラス基板を用いたが、特に限定されず、石英基板、半導体基板、セラミックス基板、金属基板を用いることができる。

【0105】次いで、窒化酸化シリコン膜上に第1の材料層102として、スパッタ法により50nmの膜厚でタンゲステン膜を形成する。ここでは、スパッタ法で成膜されるタンゲステン膜における基板の周縁部の膜厚バ

ラツキを考慮し、レジストを形成して基板の周縁部のみにドライエッチングを行い、タンクスチタン膜のバターニングを行った。ここではバターニングを行ったが、特に必須ではない。また、タンクスチタン膜に限定されず、他の材料、例えば、窒化タンクスチタンや窒化チタン膜を使用することができ、膜厚範囲は10 nm～200 nmで適宜設定すればよい。

【0106】次いで、タンクスチタン膜上に第2の材料層103として、スパッタ法により200 nmの膜厚で酸化シリコン膜を形成する。ここではスパッタ法で成膜された酸化シリコン膜を用いたが、他の材料、例えば酸化物を使用することができ、膜厚範囲は、50 nm～400 nmで適宜設定すればよい。このように第1の基板上に第1の材料層102（タンクスチタン膜）と第2の材料層103（酸化シリコン膜）を形成し、後の工程で該第2の材料層上に素子を形成した後、機械的な力を加えれば第1の材料層と第2の材料層との界面で分離させることができ。また、スパッタ法でアルゴン元素などの希ガスを成膜中に流し、第2の材料層103に微量の希ガス元素が含まれることが好ましい。

【0107】次いで、酸化シリコン膜上に下地絶縁膜の下層として、プラズマCVD法で成膜温度400°C、原料ガスSiH<sub>4</sub>、NH<sub>3</sub>、N<sub>2</sub>Oから作製される酸化窒化シリコン膜（組成比Si=32%、O=27%、N=24%、H=17%）を50 nm（好ましくは10～200 nm）形成する。次いで、表面をオゾン水で洗浄した後、表面の酸化膜を希フッ酸（1/100希釈）で除去する。次いで、下地絶縁膜の上層として、プラズマCVD法で成膜温度400°C、原料ガスSiH<sub>4</sub>、N<sub>2</sub>Oから作製される酸化窒化シリコン膜（組成比Si=32%、O=59%、N=7%、H=2%）を100 nm（好ましくは50～200 nm）の厚さに積層形成し、さらに大気解放せずにプラズマCVD法で成膜温度300°C、成膜ガスSiH<sub>4</sub>で非晶質構造を有する半導体膜（ここではアモルファスシリコン膜）を54 nmの厚さ（好ましくは25～80 nm）で形成した。

【0108】本実施例では下地絶縁膜104を2層構造として示したが、珪素を主成分とする絶縁膜の単層膜または2層以上積層させた構造として形成しても良い。また、半導体膜の材料に限定はないが、好ましくはシリコンまたはシリコンゲルマニウム（Si<sub>x</sub>Ge<sub>1-x</sub>（X=0.0001～0.02））合金などを用い、公知の手段（スパッタ法、LPCVD法、またはプラズマCVD法等）により形成すればよい。また、プラズマCVD装置は、枚葉式の装置でもよいし、バッチ式の装置でもよい。また、同一の成膜室で大気に触れることなく下地絶縁膜と半導体膜とを連続成膜してもよい。

【0109】次いで、非晶質構造を有する半導体膜の表面を洗浄した後、オゾン水で表面に約2 nmの極薄い酸化膜を形成する。次いで、TFTのしきい値を制御する

ために微量な不純物元素（ボロンまたはリン）のドーピングを行う。ここでは、ジボラン（B<sub>2</sub>H<sub>6</sub>）を質量分離しないでプラズマ励起したイオンドープ法を用い、ドーピング条件を加速電圧15 kV、ジボランを水素で1%に希釈したガスを流量30 sccmとし、ドーズ量2×10<sup>11</sup>/cm<sup>2</sup>で非晶質シリコン膜にボロンを添加した。

【0110】次いで、重量換算で10 ppmのニッケルを含む酢酸ニッケル塩溶液をスピナーで塗布した。塗布に代えてスパッタ法でニッケル元素を全面に散布する方法を用いてもよい。

【0111】次いで、加熱処理を行い結晶化させて結晶構造を有する半導体膜を形成する。この加熱処理は、電気炉の熱処理または強光の照射を用いればよい。電気炉の熱処理で行う場合は、500°C～650°Cで4～24時間で行えばよい。ここでは脱水素化のための熱処理（500°C、1時間）の後、結晶化のための熱処理（550°C、4時間）を行って結晶構造を有するシリコン膜を得た。なお、ここでは炉を用いた熱処理を用いて結晶化を行ったが、短時間での結晶化が可能なランプアーナー装置で結晶化を行ってもよい。なお、ここではシリコンの結晶化を助長する金属元素としてニッケルを用いた結晶化技術を用いたが、他の公知の結晶化技術、例えば固相成長法やレーザー結晶化法を用いてもよい。

【0112】次いで、結晶構造を有するシリコン膜表面の酸化膜を希フッ酸等で除去した後、結晶化率を高め、結晶粒内に残される欠陥を補修するためのレーザー光（XeCl：波長308 nm）の照射を大気中、または酸素雰囲気中で行う。レーザー光には波長400 nm以下のエキシマレーザ光や、YAGレーザーの第2高調波、第3高調波を用いる。ここでは、繰り返し周波数10～1000 Hz程度のパルスレーザー光を用い、当該レーザー光を光学系にて100～500 mJ/cm<sup>2</sup>に集光し、90～95%のオーバーラップ率をもって照射し、シリコン膜表面を走査させればよい。ここでは、繰り返し周波数30 Hz、エネルギー密度470 mJ/cm<sup>2</sup>でレーザー光の照射を大気中で行なった。なお、大気中、または酸素雰囲気中で行うため、レーザー光の照射により表面に酸化膜が形成される。なお、ここではパルスレーザーを用いた例を示したが、連続発振のレーザーを用いてもよく、非晶質半導体膜の結晶化に際し、大粒径に結晶を得るためには、連続発振が可能な固体レーザーを用い、基本波の第2高調波～第4高調波を適用するのが好ましい。代表的には、Nd:YVO<sub>4</sub>レーザー（基本波1064 nm）の第2高調波（532 nm）や第3高調波（355 nm）を適用すればよい。連続発振のレーザーを用いる場合には、出力10 Wの連続発振のYVO<sub>4</sub>レーザーから射出されたレーザー光を非線形光学素子により高調波に変換する。また、共振器の中にYVO<sub>4</sub>結晶と非線形光学素子を入れて、高調波を射出する方法もある。そして、好ましくは

光学系により照射面にて矩形状または橢円形状のレーザ光に成形して、被処理体に照射する。このときのエネルギー密度は $0.01 \sim 100 \text{ MW/cm}^2$ 程度（好ましくは $0.1 \sim 10 \text{ MW/cm}^2$ ）が必要である。そして、 $10 \sim 2000 \text{ cm/s}$ 程度の速度でレーザ光に対して相対的に半導体膜を移動させて照射すればよい。

【0113】次いで、レーザー光の照射により形成された酸化膜を希フッ酸で除去した後、オゾン水で表面を $1 \sim 20$ 秒処理して合計 $1 \sim 5 \text{ nm}$ の酸化膜からなるバリア層を形成する。ここではオゾン水を用いてバリア層を形成したが、酸素雰囲気下の紫外線の照射で結晶構造を有する半導体膜の表面を酸化する方法や酸素プラズマ処理により結晶構造を有する半導体膜の表面を酸化する方法やプラズマCVD法やスパッタ法や蒸着法などで $1 \sim 10 \text{ nm}$ 程度の酸化膜を堆積してバリア層を形成してもよい。本明細書中、バリア層とは、ゲッタリング工程において金属元素が通過可能な膜質または膜厚を有し、且つ、ゲッタリングサイトとなる層の除去工程においてエッティングストッパーとなる層を指している。

【0114】次いで、バリア層上にスパッタ法にてゲッタリングサイトとなるアルゴン元素を含む非晶質シリコン膜を $50 \text{ nm} \sim 400 \text{ nm}$ 、ここで膜厚 $150 \text{ nm}$ で形成する。ここでの成膜条件は、成膜圧力を $0.3 \text{ Pa}$ とし、ガス( $\text{Ar}$ )流量を $50 \text{ (sccm)}$ とし、成膜パワーを $3 \text{ kW}$ とし、基板温度を $150^\circ\text{C}$ とした。なお、上記条件での非晶質シリコン膜に含まれるアルゴン元素の原子濃度は、 $3 \times 10^{10}/\text{cm}^3 \sim 6 \times 10^{10}/\text{cm}^3$ 、酸素の原子濃度は $1 \times 10^{10}/\text{cm}^3 \sim 3 \times 10^{10}/\text{cm}^3$ である。その後、電気炉を用いて $550^\circ\text{C}$ 、4時間の熱処理を行いゲッタリングして、結晶構造を有する半導体膜中のニッケル濃度を低減した。電気炉に代えてランプアーナール装置を用いてもよい。

【0115】次いで、バリア層をエッティングストッパーとして、ゲッタリングサイトであるアルゴン元素を含む非晶質シリコン膜を選択的に除去した後、バリア層を希フッ酸で選択的に除去する。なお、ゲッタリングの際、ニッケルは酸素濃度の高い領域に移動しやすい傾向があるため、酸化膜からなるバリア層をゲッタリング後に除去することが望ましい。

【0116】次いで、得られた結晶構造を有するシリコン膜（ポリシリコン膜とも呼ばれる）の表面にオゾン水で薄い酸化膜を形成した後、レジストからなるマスクを形成し、所望の形状にエッティング処理して島状に分離された半導体層を形成する。半導体層を形成した後、レジストからなるマスクを除去する。

【0117】次いで、フッ酸を含むエッチャントで酸化膜を除去すると同時にシリコン膜の表面を洗浄した後、ゲート絶縁膜 $105$ となる珪素を主成分とする絶縁膜を形成する。ここでは、プラズマCVD法により $115 \text{ nm}$ の厚さで酸化窒化シリコン膜（組成比 $\text{Si} = 32\%$ 、

$\text{O} = 59\%$ 、 $\text{N} = 7\%$ 、 $\text{H} = 2\%$ ）で形成した。

【0118】次いで、ゲート絶縁膜上に膜厚 $20 \sim 100 \text{ nm}$ の第1の導電膜と、膜厚 $100 \sim 400 \text{ nm}$ の第2の導電膜とを積層形成する。本実施例では、ゲート絶縁膜 $105$ 上に膜厚 $50 \text{ nm}$ の窒化タンタル膜、膜厚 $370 \text{ nm}$ のタンクステン膜を順次積層し、以下に示す手順でバターニングを行って各ゲート電極及び各配線を形成する。

【0119】第1の導電膜及び第2の導電膜を形成する導電性材料としてはTa、W、Ti、Mo、Al、Cuから選ばれた元素、または前記元素を主成分とする合金材料もしくは化合物材料で形成する。また、第1の導電膜及び第2の導電膜としてリン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜や、Ag-Pd-Cu合金を用いてもよい。また、2層構造に限定されず、例えば、膜厚 $50 \text{ nm}$ のタンクステン膜、膜厚 $500 \text{ nm}$ のアルミニウムとシリコンの合金（Al-Si）膜、膜厚 $30 \text{ nm}$ の窒化チタン膜を順次積層した3層構造としてもよい。また、3層構造とする場合、第1の導電膜のタンクステンに代えて窒化タンクステンを用いてもよいし、第2の導電膜のアルミニウムとシリコンの合金（Al-Si）膜に代えてアルミニウムとチタンの合金膜（Al-Ti）を用いてもよいし、第3の導電膜の窒化チタン膜に代えてチタン膜を用いてもよい。また、単層構造であってもよい。

【0120】上記第1の導電膜及び第2の導電膜のエッティング（第1のエッティング処理および第2のエッティング処理）にはICP（Inductively Coupled Plasma：誘導結合型プラズマ）エッティング法を用いると良い。ICPエッティング法を用い、エッティング条件（コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等）を適宜調節することによって所望のテーパー形状に膜をエッティングすることができる。ここでは、レジストからなるマスクを形成した後、第1のエッティング条件として $1 \text{ Pa}$ の圧力でコイル型の電極に $700 \text{ W}$ のRF（ $13.56 \text{ MHz}$ ）電力を投入し、エッティング用ガスに $\text{CF}_4$ と $\text{Cl}_2$ と $\text{O}_2$ とを用い、それぞれのガス流量比を $25/25/10 \text{ (sccm)}$ とし、基板側（試料ステージ）にも $150 \text{ W}$ のRF（ $13.56 \text{ MHz}$ ）電力を投入し、実質的に負の自己バイアス電圧を印加する。なお、基板側の電極面積サイズは、 $12.5 \text{ cm} \times 12.5 \text{ cm}$ であり、コイル型の電極面積サイズ（ここではコイルの設けられた石英円板）は、直径 $25 \text{ cm}$ の円板である。この第1のエッティング条件によりW膜をエッティングして端部をテーパー形状とする。この後、レジストからなるマスクを除去せずに第2のエッティング条件に変え、エッティング用ガスに $\text{CF}_4$ と $\text{Cl}_2$ とを用い、それぞれのガス流量比を $30/30 \text{ (sccm)}$ とし、 $1 \text{ Pa}$ の圧力でコイル型の電極に $500 \text{ W}$ のRF（ $13.56 \text{ MHz}$ ）電力を投入してプラズマを生成して約 $30$ 秒程度の

エッティングを行った。基板側（試料ステージ）にも20WのRF（13.56MHz）電力を投入し、実質的に負の自己バイアス電圧を印加する。CF<sub>x</sub>とCl<sub>x</sub>を混合した第2のエッティング条件ではW膜及びTaN膜とも同程度にエッティングされる。なお、ここでは、第1のエッティング条件及び第2のエッティング条件を第1のエッティング処理と呼ぶこととする。

【0121】次いで、レジストからなるマスクを除去せずに第1のドーピング処理を行った。第1のドーピング処理はイオンドープ法、もしくはイオン注入法で行えば良い。n型を付与する不純物元素として、典型的にはリン（P）または砒素（As）を用いる。ここでは、イオンドープ法を用い、フォスフィン（PH<sub>3</sub>）を水素で5%に希釈したガスを流量40sccmとし、ドーズ量を $2 \times 10^{15}$ atoms/cm<sup>2</sup>とし、加速電圧を80keVとして行う。この場合、第1の導電層がn型を付与する不純物元素に対するマスクとなり、自己整合的に第1の不純物領域が形成される。第1の不純物領域には $1 \times 10^{20} \sim 1 \times 10^{21}$ /cm<sup>3</sup>の濃度範囲でn型を付与する不純物元素を添加される。ここでは、第1の不純物領域と同じ濃度範囲の領域をn<sup>+</sup>領域とも呼ぶ。

【0122】次いで、レジストからなるマスクを除去せずに第2のエッティング処理を行う。ここでは、第3のエッティング条件としてエッティング用ガスにCF<sub>x</sub>とCl<sub>x</sub>とを用い、それぞれのガス流量比を30/30(sccm)とし、1Paの圧力でコイル型の電極に500WのRF（13.56MHz）電力を投入してプラズマを生成してエッティングを60秒行った。基板側（試料ステージ）にも20WのRF（13.56MHz）電力を投入し、実質的に負の自己バイアス電圧を印加する。この後、レジストからなるマスクを除去せずに第4のエッティング条件に変え、エッティング用ガスにCF<sub>x</sub>とCl<sub>x</sub>とO<sub>2</sub>とを用い、それぞれのガス流量比を20/20/2.0(sccm)とし、1Paの圧力でコイル型の電極に500WのRF（13.56MHz）電力を投入してプラズマを生成して約20秒程度のエッティングを行った。基板側（試料ステージ）にも20WのRF（13.56MHz）電力を投入し、実質的に負の自己バイアス電圧を印加する。なお、ここでは、第3のエッティング条件及び第4のエッティング条件を第2のエッティング処理と呼ぶこととする。この段階で第1の導電層を下層とし、第2の導電層を上層とするゲート電極106～109および各配線が形成される。

【0123】次いで、レジストからなるマスクを除去した後、第2のドーピング処理を行う。第2のドーピング処理はイオンドープ法、もしくはイオン注入法で行えば良い。ここでは、イオンドープ法を用い、フォスフィン（PH<sub>3</sub>）を水素で5%に希釈したガスを流量30sccmとし、ドーズ量を $1.5 \times 10^{15}$ atoms/cm<sup>2</sup>とし、加速電圧を90keVとして行う。この場合、第1の導電層及び第2の導電層がn型を付与する不純物元素に対

するマスクとなり、自己整合的に第2の不純物領域が形成される。第2の不純物領域には $1 \times 10^{16} \sim 1 \times 10^{17}$ /cm<sup>3</sup>の濃度範囲でn<sup>+</sup>型を付与する不純物元素を添加される。ここでは、第2の不純物領域と同じ濃度範囲の領域をn<sup>+</sup>領域とも呼ぶ。

【0124】なお、本実施例では第1のエッティング処理、第1のドーピング処理、第2のエッティング処理、第2のドーピング処理の順序で各処理を行ったが、特に限定されないことはいうまでもない。例えば、第1のエッティング処理、第2のエッティング処理、第2のドーピング処理、第1のドーピング処理の順序で行ってもよいし、第1のエッティング処理、第2のエッティング処理、第1のドーピング処理、第2のドーピング処理の順序で行ってもよい。

【0125】次いで、レジストからなるマスクを形成し、第3のドーピング処理を行う。レジストからなるマスクは、nチャネル型TFTとなる半導体層を覆うように形成する。上記第3のドーピング処理により、画素部および駆動回路において、pチャネル型TFTを形成する半導体層および保持容量を形成する半導体層にp型の導電型を付与する不純物元素が添加された第3の不純物領域を形成する。また、第3の不純物領域には $1 \times 10^{18} \sim 1 \times 10^{20}$ /cm<sup>3</sup>の濃度範囲でp型を付与する不純物元素が添加されるようになる。尚、第3の不純物領域には先の工程でリン（P）が添加された領域であるが、p型を付与する不純物元素の濃度が多く添加されていて導電型はp型となっている。ここでは、第3の不純物領域と同じ濃度範囲の領域をp<sup>+</sup>領域とも呼ぶ。

【0126】次いで、上記レジストからなるマスクを除去せずに第4のドーピング処理を行う。上記第4のドーピング処理により、画素部および駆動回路において、pチャネル型TFTを形成する半導体層および保持容量を形成する半導体層にp型の導電型を付与する不純物元素が添加された第4の不純物領域を形成する。また、第4の不純物領域には $1 \times 10^{20} \sim 1 \times 10^{21}$ /cm<sup>3</sup>の濃度範囲でp型を付与する不純物元素が添加されるようになる。尚、第4の不純物領域には先の工程でリン（P）が添加された領域であるが、p型を付与する不純物元素の濃度がその1.5～3倍添加されていて導電型はp型となっている。ここでは、第4の不純物領域と同じ濃度範囲の領域をp<sup>+</sup>領域とも呼ぶ。

【0127】以上までの工程でそれぞれの半導体層にn型またはp型の導電型を有する不純物領域が形成される。画素部および駆動回路において、pチャネル型TFTを形成する半導体層には、p<sup>+</sup>領域112とp<sup>+</sup>領域113が形成され、nチャネル型TFTを形成する半導体層には、n<sup>+</sup>領域111とn<sup>+</sup>領域110がそれぞれ形成される。

【0128】次いで、それぞれの半導体層に添加された不純物元素を活性化処理する工程を行う。この活性化工

程は、ランプ光源を用いたラピッドサーマルアニール法(RTA法)、或いはYAGレーザーまたはエキシマレーザーを裏面から照射する方法、或いは炉を用いた熱処理、或いはこれらの方法のうち、いずれかと組み合わせた方法によって行う。ここでは、電気炉を用い、窒素雰囲気下で550°C、4時間の熱処理によって活性化処理を行った。

【0129】次いで、ほぼ全面を覆う第1の層間絶縁膜114を形成する。本実施例では、プラズマCVD法により膜厚50nmの酸化シリコン膜を形成した。勿論、この第1の層間絶縁膜は酸化シリコン膜に限定されるものではなく、他のシリコンを含む絶縁膜を単層または積層構造として用いても良い。

【0130】本実施例では、上記活性化を行った後、第1の層間絶縁膜を形成した例を示したが、上記活性化の前に絶縁膜を形成する工程としてもよい。

【0131】次いで、第1の層間絶縁膜上に水素を含む窒化シリコン膜からなる第2の層間絶縁膜(図示しない)を膜厚100nm形成して熱処理(300~550°Cで1~12時間の熱処理)を行い、半導体層を水素化する工程を行う。この工程は第2の層間絶縁膜に含まれる水素により半導体層のダングリングボンドを終端する工程である。酸化シリコン膜からなる第1の層間絶縁膜の存在に関係なく半導体層を水素化することができる。水素化の他の手段として、プラズマ水素化(プラズマにより励起された水素を用いる)を行っても良い。

【0132】次いで、第2の層間絶縁膜上に有機絶縁物材料から成る第3の層間絶縁膜115を形成する。本実施例では膜厚1.05μmのアクリル樹脂膜を形成する。次いで、ゲート電極またはゲート配線となる導電層に達するコンタクトホールと、各不純物領域に達するコンタクトホールを形成する。本実施例では複数のエッチング処理を順次行う。本実施例では第2の層間絶縁膜をエッティングした後、第1の層間絶縁膜をエッティングストッパーとして第2の層間絶縁膜をエッティングしてから第1の層間絶縁膜をエッティングした。

【0133】その後、Al、Ti、Mo、Wなどを用いて電極116~122、具体的にはソース配線、電源供給線、引き出し電極及び接続電極などを形成する。ここでは、これらの電極及び配線の材料は、Ti膜(膜厚100nm)とシリコンを含むAl膜(膜厚350nm)とTi膜(膜厚50nm)との積層膜を用い、バーニングを行った。こうして、ソース電極及びソース配線、接続電極、引き出し電極、電源供給線などが適宜、形成される。なお、層間絶縁膜に覆われたゲート配線とコンタクトを取るための引き出し電極は、ゲート配線の端部に設けられ、他の各配線の端部にも、外部回路や外部電源と接続するための電極が複数設けられた入出力端子部を形成する。

【0134】以上の様にして、nチャネル型TFT205、pチャネル型TFT206、およびこれらを相補的に組み合わせたCMOS回路を有する駆動回路202と、1つの画素内にnチャネル型TFT203またはpチャネル型TFT204を複数備えた画素部201を形成することができる。

【0135】駆動回路において、nチャネル型TFT(第1のnチャネル型TFT)205の半導体層はチャネル形成領域と、ゲート電極を形成する導電層の一部と絶縁膜を介して重なる第2の不純物領域(n-領域)111と、ソース領域またはドレイン領域として機能する第1の不純物領域(n+領域)110とを有している。

【0136】また、駆動回路において、pチャネル型TFT(第1のpチャネル型TFT)206の半導体層はチャネル形成領域と、ゲート電極を形成する導電層の一部と絶縁膜を介して重なる第3の不純物領域(p-領域)112と、ソース領域またはドレイン領域として機能する第4の不純物領域(p+領域)113とを有している。

【0137】これらのTFT(第1のnチャネル型TFT、第1のpチャネル型TFT)を適宜組み合わせてシリコン回路、パッファ回路、レベルシフタ回路、ラッチ回路などを形成し、駆動回路が形成されている。

【0138】また、多数の画素がマトリクス状に配置された領域全体を指している画素部201において、1つの画素内にnチャネル型TFTまたはpチャネル型TFTを複数備えており、これらのTFTは、大きく分けると、後の工程で形成される有機発光素子と電気的に接続されるTFTと、それ以外のTFTとに分けることができる。後の工程で形成される有機発光素子と電気的に接続されるTFT(電流制御用TFTとも呼ぶ)は、有機発光素子に流れる電流を制御する役目を果たすものであり、nチャネル型TFTであっても、pチャネル型TFTであってもよい。本実施例では、後の工程で形成される有機発光素子と電気的に接続されるTFTをpチャネル型TFT(第2のpチャネル型TFT)204とした。また、本実施例は、第2のpチャネル型TFT以外のTFTを一つ設け、スイッチング用TFTとしてnチャネル型TFT(第2のnチャネル型TFT)203とし、第2のnチャネル型TFTのドレイン領域と第2のpチャネル型TFTのゲート電極を接続電極で接続する。また、第2のpチャネル型TFTのドレイン領域には後に形成される有機発光素子の陰極または陽極に電気的に接続する接続電極122が形成されている。

【0139】各電極のバーニングが終了したら、レジストを除去して150°C、12分の熱処理を行い、次いで第2のpチャネル型TFTのドレイン領域に接して形成された接続電極に接して重なるよう画素電極123を形成する。本実施例では、画素電極は有機発光素子の陽極として機能させ、有機発光素子の発光を画素電極に通

過させるため、透明導電膜とする。陽極は、仕事関数の大きい導電膜、代表的には酸化物導電膜が用いられる。酸化物導電膜としては、酸化インジウム、酸化スズ、酸化亜鉛もしくはそれらの化合物を用いれば良い。本実施例では、透明導電膜であるITO(酸化インジウム酸化スズ合金)をスパッタ法により膜厚110nmを形成し、画素部においてマトリクス状にバターニングして所望の形状とする。他の透明導電膜としては、酸化インジウム酸化亜鉛合金( $In_2O_3-ZnO$ )、酸化亜鉛( $ZnO$ )等を用いればよい。画素電極と同時に、入出力端子部の各電極と接して重なるように透明導電膜からなる電極パッドをバターニングしてもよい。

【0140】画素電極のバターニングが終了したら、レジストを除去して、250°C、1時間の熱処理を行う。

【0141】ここまで工程が終了した段階が図4であり、第1の基板101上に形成されたTFTの電気測定を行った。チャネル長L/チャネル幅W=50μm/50μmのnチャネル型TFTのV-I特性グラフを図9に示す。また、チャネル長L/チャネル幅W=50μm/50μmのpチャネル型TFTのV-I特性グラフを図10に示す。

【0142】次いで、画素電極123の端部を覆うように両端にパンクとよばれる絶縁物を形成する。パンクは珪素を含む絶縁膜もしくは樹脂膜で形成すれば良い。本実施例では、感光性アクリル樹脂を1μmの膜厚で成膜し、所望の形状にバターニングし、250°C、1時間の熱処理を行った。

【0143】次いで、剛性の高い基板(第2の基板)、ここでは厚さ1.1mmの石英基板を用意し、溶媒で溶ける接着材(第1の接着材)、或いは光(紫外線を含む)を照射すると接着力が低下する感光性を有する接着材(第1の接着材)でTFTが設けられている面と接着させて、石英基板(第2の基板)とガラス基板(第1の基板)とでTFTを挟んだ。剛性の高い基板を用いることによって、後に行われる剥離工程でTFTを含む層にクラックが生じることを防ぐ。本実施例では、第1の接着材として水に溶ける水溶性の接着材を用いた。他の接着材料としてアルコール系の有機溶媒に溶ける接着材料や、感光性を有する接着材料などを用いることができる。なお、接着する前に、後で行う剥離工程で剥離現象が生じやすくなるように、きっかけをつくることが重要であり、密着性を選択的(部分的)に低下させる前処理を行うことで、剥離不良がなくなり、さらに歩留まりも向上させることができる。このような前処理としては、例えば、レーザー光を走査させたり、針を薄膜に垂直に押しつけて荷重をかけ、剥離を行おうとする領域の周縁に沿って動かして引っ掻けばよい。本実施例では、スクライバ装置を用い、押し込み量を0.1mm~2mmとし、圧力を0.5kg/cm<sup>2</sup>として引っ掻いた。

【0144】また、剥離する際には上記前処理を行った

領域付近から剥離を始めることが望ましい。

【0145】次いで、第1の材料層(タンゲステン膜)が設けられている第1の基板を物理的手段により引き剥がす。こうして、第2の基板にTFTを含む層が転写され、露出された表面は、第2の材料層(スパッタ法による酸化シリコン膜)となる。第2の材料層と第1の材料層との密着性は熱処理温度には耐え得るが、機械的な力には非常に弱いため、比較的小さな力(例えば、人間の手、ノズルから吹付けられるガスの風圧、超音波等)で引き剥がすことができる。また、上記前処理によって部分的に密着性の弱い部分が形成されたため、より小さな力で引き剥がすことができる。

【0146】また、第1の基板のサイズと第2の基板のサイズを同一としてしまうと作業上困難である場合には、第2の基板を少し小さなサイズとしてもよい。また、一枚の第1の基板に複数の画素部を設け、多面取りをする場合には第1の基板をそれぞれ分断してもよい。

【0147】次いで、露出された第2の材料層に第2の接着材で第3の基板を接着し、石英基板(第2の基板)と第3の基板とでTFTを挟んだ。なお、第3の基板としては、いかなる基板を用いてもよい。

【0148】この第2の接着材は水溶性でない紫外線硬化エポキシ樹脂からなる接着材料を用い、第3の基板としてAl<sub>x</sub>O<sub>y</sub>膜が表面に形成されたポリカーボネート(PC)フィルム(厚さ0.3mm)を用いた。第2の接着材は、少なくともAl<sub>x</sub>O<sub>y</sub>膜との接着力よりも第2の材料層との接着力が強い材料を選択することが好ましい。こうすることで、後の工程で第3の基板を剥離し、第2の接着材のみを支持体とすることができる。

【0149】また、ここまで工程が終了した段階で、第2の基板(1.1mm)と、第3の基板(0.3mm)とで挟まれた層のトータルの厚さ(一対の基板を含む厚さ)をマイクロメータで測定したところ、約1.6mm~1.9mmであった。

【0150】次いで、TFTを挟んだ一対の基板全体を水の入った水槽に漬けて水溶性の接着材(第1の接着材)を溶かし、第2の基板を剥離させる。加えて、超音波やレーザー光を照射することによって水溶性の接着材(第1の接着材)の溶解スピードを上げてもよい。また、同時に水に漬けて第3の基板と第2の接着材の界面で分離を生じさせて第3の基板も剥離させる。本実施例では同一工程によって第2の基板と第3の基板を剥離したが、別々の工程でそれぞれ剥離してもよい。

【0151】この後、水分を蒸発させるため、熱処理を行う。加えて、第2の基板を剥離させた後に、水溶性の接着材(第1の接着材)を十分に除去する処理などを行ってもよい。

【0152】こうして第2の接着材のみを支持体とするTFTを含む層が得られる。ここまで工程が終了した段階で、再度、TFTの電気測定を行った。チャネル長

L／チャネル幅W=50μm／50μmのnチャネル型TFTのV-I特性グラフを図11に示す。また、チャネル長L／チャネル幅W=50μm／50μmのpチャネル型TFTのV-I特性グラフを図12に示す。

【0153】図9～図12から読み取れるようにTFTの特性はほとんど変化なかったことから、このような一連の手順で転写、貼り合わせなどを行っても、TFTに影響を与えない工程であるといえる。また、プラスチック基板上にTFTを直接形成することも可能であるが基板の耐熱性が低いため、300°C以上の熱処理を行うことが困難であり、図9～図12で得られるような高い特性を示すTFTを形成することも困難である。本実施例に示したように、耐熱性を有する基板上にTFTを形成した後で、耐熱性を有する基板を剥離することによって図9～図12で得られるような高い特性を示すTFTを形成することが可能となっている。

【0154】また、ここまでこの工程が終了した段階で、第2の接着材のみを支持体とするTFTを含む層のトータルの厚さ（第2の接着材を含む厚さ）をマイクロメータで測定したところ、約140μm～230μmであった。このようにトータルの厚さをPCフィルム（0.3mm）よりも薄いものとすることができます。また、このような薄さであってもTFT特性を測定することができるため、第2の接着材のみでも支持体となり、半導体装置として駆動させることができるといえる。

【0155】次いで、両端がパンクで覆われている画素電極上にEL層および有機発光素子の陰極を形成する。

【0156】EL層としては、発光層、電荷輸送層または電荷注入層を自由に組み合わせてEL層（発光及びそのためのキャリアの移動を行わせるための層）を形成すれば良い。例えば、低分子系有機EL材料や高分子系有機EL材料を用いればよい。また、EL層として一重項励起により発光（蛍光）する発光材料（シングレット化合物）からなる薄膜、または三重項励起により発光（リソル光）する発光材料（トリプレット化合物）からなる薄膜を用いることができる。また、電荷輸送層や電荷注入層として炭化珪素等の無機材料を用いることも可能である。これらの有機EL材料や無機材料は公知の材料を用いることができる。

【0157】また、陰極に用いる材料としては仕事関数の小さい金属（代表的には周期表の1族もしくは2族に属する金属元素）や、これらを含む合金を用いることが好ましいとされている。仕事関数が小さければほど発光効率が向上するため、中でも、陰極に用いる材料としては、アルカリ金属の一つであるLi（リチウム）を含む合金材料が望ましい。なお、陰極は全画素に共通の配線としても機能し、接続配線を経由して入力端子部に端子電極を有している。

【0158】次いで、陰極と、有機化合物層と、陽極とを少なくとも有する有機発光素子を有機樹脂、保護膜、

封止基板、或いは封止缶で封入することにより、有機発光素子を外部から完全に遮断し、外部から水分や酸素等のEL層の酸化による劣化を促す物質が侵入することを防ぐことが好ましい。ただし、後でFPCと接続する必要のある入出力端子部には保護膜などは設けなくともよい。

【0159】次いで、異方性導電材で入出力端子部の各電極にFPC（フレキシブルプリントサーキット）を貼りつける。異方性導電材は、樹脂と、表面にAuなどがメッキされた数十～数百μm径の導電性粒子とから成り、導電性粒子により入出力端子部の各電極とFPCに形成された配線とが電気的に接続する。

【0160】また、必要があれば、偏光板と位相差板とで構成される円偏光板等の光学フィルムを設けてもよいし、ICチップなどを実装させてもよい。

【0161】以上の工程でFPCが接続されたモジュール型の発光装置が完成する。本実施例の発光装置においては、有機発光素子からの発光が第2の接着材のみを通して観察者の目に届くことになる。従って、第2の接着材は透光性を有する材料であることが望ましい。

【0162】また、画素電極を陰極とし、EL層と陽極を積層して本実施例とは逆方向に発光する構成としてもよい。その場合、陽極は透光性を有する材料とする。

【0163】本実施例では、第2の接着材のみを支持体となる状態とした後で、有機発光素子を形成する例を示したが、第1の基板を剥離せずに有機発光素子を封止する工程まで行ってから、第2の基板を接着し、第1の基板を剥離し、第3の基板を接着した後で、第2の基板及び第3の基板を剥離する工程としてもよい。有機発光素子を形成した後で基板を剥離する場合には、溶媒を水とする処理および水溶性接着材を使わず、有機溶媒を溶媒として用い、有機溶媒に溶ける接着材を用いることが好ましい。

【0164】また、有機発光素子を形成した後で基板を剥離する場合、第2の接着材を適宜選択すれば、第2の基板だけを剥離させ、第3の基板を剥離しないようにすることができ、その場合、プラスチック基板上に有機発光素子を有する発光装置を形成することもできる。

【0165】【実施例2】本実施例では、実施例1と一部異なる工程で有機発光素子を有する発光装置を形成する例を示す。

【0166】実施例1に従って、第1のエッチング処理後の状態を得る。実施例1では第1のエッチング処理の後、第1のドーピング処理、第2のエッチング処理、第2のドーピング処理の順に行なったが、本実施例では、第1のエッチング処理の後、第2のエッチング処理を行い、レジストからなるマスクを除去した後、新たなドーピング処理で低濃度のドーピングを行い第5の不純物領域（n<sup>-</sup>領域）を形成し、次いで、新たにレジストからなるマスクを形成し、選択的に第2のドーピング処

理と同程度のドーズ量でドーピングを行い、第1のドーピング処理と同程度のドーズ量でドーピングを行う。

【0167】図4を用いて本実施例の工程により形成されるTFTを説明する。

【0168】本実施例では新たなドーピング処理で低濃度のドーピングを行い第5の不純物領域（n<sup>-</sup>領域）するが、ゲート電極305～308をマスクとして全面にドーピングする。ドーピング処理はイオンドープ法、もしくはイオン注入法で行えば良い。イオンドープ法の条件はドーズ量を $1.5 \times 10^{14} \text{ atoms/cm}^2$ とし、加速電圧を60～100keVとして行う。n型を付与する不純物元素として、典型的にはリン（P）または砒素（As）を用いる。自己整合的に第5の不純物領域が形成される。第5の不純物領域には $1 \times 10^{14} \sim 1 \times 10^{17} / \text{cm}^2$ の濃度範囲でn型を付与する不純物元素を添加する。ここでは、第5の不純物領域と同じ濃度範囲の領域をn<sup>-</sup>領域とも呼ぶ。

【0169】次いで、新たにレジストからなるマスクを形成するが、この際、スイッチングTFT403のオフ電流値を下げるため、マスクは、画素部401のスイッチングTFT403を形成する半導体層のチャネル形成領域及びその一部を覆って形成する。また、マスクは駆動回路のpチャネル型TFT406を形成する半導体層のチャネル形成領域及びその周辺の領域を保護するためにも設けられる。加えて、マスクは、画素部401の電流制御用TFT404を形成する半導体層のチャネル形成領域及びその周辺の領域を覆って形成される。

【0170】次いで、上記レジストからなるマスクを用い、選択的に第2のドーピング処理と同程度のドーズ量でドーピングを行って、ゲート電極311の一部と重なる第2の不純物領域311を形成する。

【0171】次いで、上記レジストからなるマスクを除去せずに、選択的に第1のドーピング処理と同程度のドーズ量でドーピングを行って、第1の不純物領域312、315を形成する。また、スイッチングTFT403において、レジストからなるマスクで覆われた領域は、第5の不純物領域316となる。

【0172】以上の工程で、nチャネル型TFTの活性層となる半導体層にドーピングを行う。

【0173】次いで、上記レジストからなるマスクを除去した後、実施例1と同様に、レジストからなるマスクを形成し、第3のドーピング処理を行い、第4のドーピング処理を行う。

【0174】以上までの工程でそれぞれの半導体層にn型またはp型の導電型を有する不純物領域が形成される。画素部401および駆動回路402において、pチャネル型TFTを形成する半導体層には、p<sup>-</sup>領域314、318とp<sup>-</sup>領域313、317が形成され、駆動回路402のnチャネル型TFTを形成する半導体層には、n<sup>-</sup>領域311とn<sup>-</sup>領域312が形成され、画素部

401のnチャネル型TFTを形成する半導体層には、n<sup>-</sup>領域315とn<sup>-</sup>領域316がそれぞれ形成される。

【0175】次いで、実施例1に従って、それぞれの半導体層に添加された不純物元素を活性化処理する工程を行う。次いで、実施例1に従って、第1の層間絶縁膜309の形成工程、第2の層間絶縁膜（図示しない）の形成工程、半導体層を水素化する工程、第3の層間絶縁膜310の形成工程を行う。

【0176】次いで、pチャネル型TFT404のドレイン領域に接して後で形成される接続電極に接して重なるよう画素電極319を形成する。本実施例では、画素電極は有機発光素子の陽極として機能させ、有機発光素子の発光を画素電極に通過させるため、透明導電膜とする。

【0177】次いで、ゲート電極またはゲート配線となる導電層に達するコンタクトホールと、各不純物領域に達するコンタクトホールを形成する。本実施例では複数のエッティング処理を順次行う。本実施例では第2の層間絶縁膜をエッティングストッパーとして第3の層間絶縁膜をエッティングした後、第1の層間絶縁膜をエッティングストッパーとして第2の層間絶縁膜をエッティングしてから第1の層間絶縁膜をエッティングした。

【0178】その後、Al、Ti、Mo、Wなどを用いて電極320～326、具体的にはソース配線、電源供給線、引き出し電極及び接続電極などを形成する。ここでは、これらの電極及び配線の材料は、Ti膜（膜厚100nm）とシリコンを含むAl膜（膜厚350nm）とTi膜（膜厚50nm）との積層膜を用い、バーニングを行った。こうして、ソース電極及びソース配線、接続電極、引き出し電極、電源供給線などが適宜、形成される。なお、層間絶縁膜に覆われたゲート配線とコンタクトを取りための引き出し電極は、ゲート配線の端部に設けられ、他の各配線の端部にも、外部回路や外部電源と接続するための電極が複数設けられた入出力端子部を形成する。また、先に形成された画素電極319と接して重なるよう設けられた接続電極326は、電流制御用TFT404のドレイン領域に接している。

【0179】以上の様にして、nチャネル型TFT405、pチャネル型TFT406、およびこれらを相補的に組み合わせたCMOS回路を有する駆動回路402と、1つの画素内にnチャネル型TFT403またはpチャネル型TFT404を複数備えた画素部401を形成することができる。

【0180】各電極のバーニングが終了したら、実施例1と同様にレジストを除去して熱処理を行い、次いで、画素電極319の端部を覆うように両端にバンクとよばれる絶縁物327を形成する。バンクは珪素を含む絶縁膜もしくは樹脂膜で形成すれば良い。

【0181】次いで、実施の形態1または実施の形態2

に従って、第2の材料層501に接する接着材300を支持体とするTFTを含む層が得られる。

【0182】次いで、実施例1に従って、両端がバンクで覆われている画素電極上にEL層328および有機発光素子の陰極329を形成する。

【0183】ここまで工程が終了した段階が図5である。

【0184】以降の工程は、実施例1に従って、陰極と、有機化合物層と、陽極とを少なくとも有する有機発光素子を有機樹脂、保護膜、封止基板、或いは封止缶で封入することにより、有機発光素子を外部から完全に遮断し、外部から水分や酸素等のEL層の酸化による劣化を促す物質が侵入することを防ぐ。

【0185】次いで、異方性導電材で入出力端子部の各電極にFPC（フレキシブルプリントサーキット）を貼りつける。

【0186】以上の工程でFPCが接続されたモジュール型の発光装置が完成する。本実施例の発光装置においては、有機発光素子からの発光が第2の接着材のみを通して観察者の目に届くことになる。従って、第2の接着材は透光性を有する材料であることが望ましい。

【0187】【実施例3】実施例1または実施例2により得られるモジュール型の発光装置（ELモジュールとも呼ぶ）の上面図及び断面図を示す。

【0188】図6（A）は、ELモジュールを示す上面図、図6（B）は図6（A）をA-A'で切断した断面図である。図6（A）において、接着材500（例えば、第2の接着材等）に、下地絶縁膜501が設けられ、その上に画素部502、ソース側駆動回路504、及びゲート側駆動回路503を形成されている。これらの画素部や駆動回路は、上記実施例1や実施例2に従えば得ることができる。

【0189】また、518是有機樹脂、519は保護膜であり、画素部および駆動回路部は有機樹脂518で覆われ、その有機樹脂は保護膜519で覆われている。さらに、接着剤を用いてカバー材で封止してもよい。カバー材は、支持体として剥離前に接着してもよい。

【0190】なお、508はソース側駆動回路504及びゲート側駆動回路503に入力される信号を伝送するための配線であり、外部入力端子となるFPC（フレキシブルプリントサーキット）509からビデオ信号やクロック信号を受け取る。なお、ここではFPCしか図示されていないが、このFPCにはプリント配線基盤（PWB）が取り付けられていても良い。本明細書における発光装置には、発光装置本体だけでなく、それにFPCもしくはPWBが取り付けられた状態をも含むものとする。

【0191】次に、断面構造について図6（B）を用いて説明する。接着材500上に接して下地絶縁膜501が設けられ、絶縁膜501の上方には画素部502、ゲ

ート側駆動回路503が形成されており、画素部502は電流制御用TFT511とそのドレンに電気的に接続された画素電極512を含む複数の画素により形成される。また、ゲート側駆動回路503はnチャネル型TFT513とpチャネル型TFT514とを組み合わせたCMOS回路を用いて形成される。

【0192】これらのTFT（511、513、514を含む）は、上記実施例1のnチャネル型TFT、上記実施例1のpチャネル型TFTに従って作製すればよい。

【0193】なお、実施例1、実施例2に従って同一基板上に画素部502、ソース側駆動回路504、及びゲート側駆動回路503形成した後は、実施の形態1または実施の形態2に従って、接着材500のみを支持体としている。

【0194】画素電極512は発光素子（有機発光素子）の陽極として機能する。また、画素電極512の両端にはバンク515が形成され、画素電極512上には有機化合物層516および発光素子の陰極517が形成される。

【0195】有機化合物層516としては、発光層、電荷輸送層または電荷注入層を自由に組み合わせて有機化合物層（発光及びそのためのキャリアの移動を行わせるための層）を形成すれば良い。例えば、低分子系有機化合物材料や高分子系有機化合物材料を用いればよい。また、有機化合物層516として一重項励起により発光（蛍光）する発光材料（シングレット化合物）からなる薄膜、または三重項励起により発光（リン光）する発光材料（トリプレット化合物）からなる薄膜を用いることができる。また、電荷輸送層や電荷注入層として炭化珪素等の無機材料を用いることも可能である。これらの有機材料や無機材料は公知の材料を用いることができる。

【0196】陰極517は全画素に共通の配線としても機能し、接続配線508を経由してFPC509に電気的に接続されている。さらに、画素部502及びゲート側駆動回路503に含まれる素子は全て陰極517、有機樹脂518、及び保護膜519で覆われている。

【0197】なお、有機樹脂518としては、できるだけ可視光に対して透明もしくは半透明な材料を用いるのが好ましい。また、有機樹脂518はできるだけ水分や酸素を透過しない材料であることが望ましい。

【0198】また、有機樹脂518を用いて発光素子を完全に覆った後、すくなくとも図6に示すように保護膜519を有機樹脂518の表面（露呈面）に設けることが好ましい。また、接着材500の裏面を含む全面に保護膜を設けてもよい。ここで、外部入力端子（FPC）が設けられる部分に保護膜が成膜されないように注意することが必要である。マスクを用いて保護膜が成膜されないようにしてもよいし、CVD装置でマスキングテープとして用いるテフロン（登録商標）等のテープで外部

入力端子部分を覆うことで保護膜が成膜されないようにしてもよい。保護膜519として、窒化珪素膜、DLC膜、またはAlN<sub>x</sub>O<sub>y</sub>膜を用いればよい。

【0199】以上のような構造で発光素子を保護膜519で封入することにより、発光素子を外部から完全に遮断することができ、外部から水分や酸素等の有機化合物層の酸化による劣化を促す物質が侵入することを防ぐことができる。加えて、熱伝導性を有する膜により発熱を発散することができる。従って、信頼性の高い発光装置を得ることができる。

【0200】また、画素電極を陰極とし、有機化合物層と陽極を積層して図6とは逆方向に発光する構成としてもよい。図7にその一例を示す。なお、上面図は同一であるので省略する。

【0201】図7に示した断面構造について以下に説明する。接着材600上に絶縁膜610が設けられ、絶縁膜610の上方には画素部602、ゲート側駆動回路603が形成されており、画素部602は電流制御用TFT611とそのドレインに電気的に接続された画素電極612を含む複数の画素により形成される。なお、実施の形態に従って、接着材600のみを支持体とする。また、ゲート側駆動回路603はnチャネル型TFT613とpチャネル型TFT614とを組み合わせたCMOS回路を用いて形成される。

【0202】これらのTFT(611、613、614を含む)は、上記実施例1のnチャネル型TFT、上記実施例1のpチャネル型TFTに従って作製すればよい。

【0203】画素電極612は発光素子(有機発光素子)の陰極として機能する。また、画素電極612の両端にはパンク615が形成され、画素電極612上には有機化合物層616および発光素子の陽極617が形成される。

【0204】陽極617は全画素に共通の配線としても機能し、接続配線608を経由してFPC609に電気的に接続されている。さらに、画素部602及びゲート側駆動回路603に含まれる素子は全て陽極617、有機樹脂618、及び保護膜619で覆われている。さらに、カバー材620と接着剤で貼り合わせてもよい。また、カバー材620には凹部を設け、乾燥剤621を設置してもよい。

【0205】また、図7では、画素電極を陰極とし、有機化合物層と陰極を積層したため、発光方向は図7に示す矢印の方向となっている。

【0206】また、ここではトップゲート型TFTを例として説明したが、TFT構造に関係なく本発明を適用することが可能であり、例えばボトムゲート型(逆スタガ型)TFTや順スタガ型TFTに適用することが可能である。

【0207】[実施例4] 本実施例では画素電極を透光

性を有する導電膜と、反射性を有する金属材料との両方で形成した半透過型の表示装置の例を図8に示す。

【0208】液晶表示装置においてもTFTは、実施例1または実施例2に従えば、画素TFTとなるnチャネル型TFTを形成することができる。TFTを覆う層間絶縁膜を形成する工程までは実施例1と同様であり、ここでは詳細な説明は、省略する。画素部においてTFTのソース領域またはドレイン領域と接する電極の一方を反射性を有する金属材料で形成し、画素電極(反射部)702を形成する。次いで、画素電極(反射部)702と一部重なるように、透光性を有する導電膜からなる画素電極(透過部)701を形成する。透光性を有する導電膜としては、ITO(酸化インジウム酸化スズ合金)、酸化インジウム酸化亜鉛合金(In<sub>2</sub>O<sub>3</sub>-ZnO)、酸化亜鉛(ZnO)等を用いればよい。

【0209】以上の工程で第1の基板上に画素TFTが形成される。実施の形態1または実施の形態2に従って第1の基板を剥離した後、接着材700のみを支持体とするTFTを含む層を得る。

【0210】次いで、配向膜を形成しラビング処理を行う。なお、本実施例では配向膜を形成する前に、アクリル樹脂膜等の有機樹脂膜をバーナーニングすることによって基板間隔を保持するための柱状のスペーサ(図示しない)を所望の位置に形成した。また、柱状のスペーサに代えて、球状のスペーサを基板全面に散布してもよい。

【0211】次いで、支持体となる対向基板を用意する。この対向基板には、着色層、遮光層が各画素に対応して配置されたカラーフィルタ(図示しない)が設けられている。また、駆動回路の部分にも遮光層を設けた。

【0212】そして、画素部と駆動回路が形成された接着材700と対向基板とをシール材で貼り合わせる。シール材にはフィラーが混入されていて、このフィラーと柱状スペーサによって均一な間隔を持って2枚の基板が貼り合わせられる。その後、両基板の間に液晶材料を注入し、封止剤(図示せず)によって完全に封止する。液晶材料には公知の液晶材料を用いれば良い。こうして得られた液晶モジュールにバックライト704、導光板705を設け、カバー706で覆えば、図8にその断面図の一部を示したようなアクティブマトリクス型液晶表示装置が完成する。なお、カバーと液晶モジュールは接着剤や有機樹脂を用いて貼り合わせる。また、プラスチック基板と対向基板を貼り合わせる際、枠で囲んで有機樹脂を枠と基板との間に充填して接着してもよい。また、半透過型であるので偏光板703は、接着材700と対向基板の両方に貼り付ける。

【0213】外光が十分である場合には、反射型として

駆動させるため、バックライトをオフ状態としたまま、対向基板に設けられた対向電極と画素電極（反射部）702との間の液晶を制御することによって表示を行い、外光が不十分である場合には、バックライトをオン状態として対向基板に設けられた対向電極と画素電極（透過部）701との間の液晶を制御することによって表示を行う。

【0214】ただし、用いる液晶が、TN液晶やSTN液晶の場合、反射型と透過型とで液晶のねじれ角が変わるために、偏光板や位相差板を最適化する必要がある。例えば、液晶のねじれ角の量を調節する旋光補償機構（例えば、高分子液晶などを用いた偏光板）が別途必要となる。

【0215】【実施例5】本発明を実施して形成された駆動回路や画素部は様々なモジュール（アクティブマトリクス型液晶モジュール、アクティブマトリクス型ELモジュール、アクティブマトリクス型ECモジュール）に用いることができる。即ち、本発明を実施することによって、それらを組み込んだ全ての電子機器が完成される。

【0216】その様な電子機器としては、ビデオカメラ、デジタルカメラ、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、プロジェクタ、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図13～図15に示す。

【0217】図13（A）はパーソナルコンピュータであり、本体2001、画像入力部2002、表示部2003、キーボード2004等を含む。

【0218】図13（B）はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106等を含む。

【0219】図13（C）はモバイルコンピュータ（モービルコンピュータ）であり、本体2201、カメラ部2202、受像部2203、操作スイッチ2204、表示部2205等を含む。

【0220】図13（D）はゴーグル型ディスプレイであり、本体2301、表示部2302、アーム部2303等を含む。

【0221】図13（E）はプログラムを記録した記録媒体（以下、記録媒体と呼ぶ）を用いるプレーヤーであり、本体2401、表示部2402、スピーカ部2403、記録媒体2404、操作スイッチ2405等を含む。なお、このプレーヤーは記録媒体としてDVD（Digital Versatile Disc）、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。

【0222】図13（F）はデジタルカメラであり、本

体2501、表示部2502、接眼部2503、操作スイッチ2504、受像部（図示しない）等を含む。

【0223】図14は、自動車などの運転席周辺を示す図である。ダッシュボード部には音響再生装置、具体的にはカーオーディオや、カーナビゲーションが設けられている。カーオーディオの本体2701は、表示部2702、操作スイッチ2703、2704を含む。表示部2702に本発明を実施することによって薄型、且つ、軽量なカーオーディオを完成させることができる。また、カーナビゲーションの表示部2801に本発明を実施することによって薄型、且つ、軽量なカーナビゲーション完成させることができる。

【0224】また、操作ハンドル部2602付近には、ダッシュボード部2601にスピードメータなどの計器のデジタル表示がなされる表示部2603が形成される。表示部2702に本発明を実施することによって薄型、且つ、軽量な機械類の表示器を完成させることができる。

【0225】また、曲面を有するダッシュボード部2601に貼りつけられた表示部2605を形成してもよい。表示部2605に本発明を実施することによって薄型、且つ、軽量な機械類の表示器や画像表示装置を完成させることができる。

【0226】また、曲面を有するフロントガラス2604に貼りつけられた表示部2600を形成してもよい。表示部2600に本発明を実施する場合、透過する材料を用いればよく、本発明によって薄型、且つ、軽量な機械類の表示器や画像表示装置を完成させることができ。ここではフロントガラスとしたが他のウインドウガラスに設けることも可能である。

【0227】また、本実施例では車載用カーオーディオやカーナビゲーションを示すが、その他の乗物の表示器や、据え置き型のオーディオやナビゲーション装置に用いても良い。

【0228】図15（A）は携帯電話であり、本体2901、音声出力部2902、音声入力部2903、表示部2904、操作スイッチ2905、アンテナ2906、画像入力部（CCD、イメージセンサ等）2907等を含む。

【0229】図15（B）は携帯書籍（電子書籍）であり、本体3001、表示部3002、3003、記憶媒体3004、操作スイッチ3005、アンテナ3006等を含む。

【0230】図15（C）はディスプレイであり、本体3101、支持台3102、表示部3103等を含む。

【0231】ちなみに図15（C）に示すディスプレイは中小型または大型のもの、例えば5～20インチの画面サイズのものである。また、このようなサイズの表示部を形成するためには、基板の一辺が1mのものを用い、多面取りを行って量産することが好ましい。

【0232】以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器の作製方法に適用することが可能である。また、本実施例の電子機器は実施例1～4のどのような組み合わせからなる構成を用いても実現することができる。

【0233】[実施例6] 本発明を用いて作製したアクティブマトリクス型の有機発光素子の写真図を図17、図18に示す。

【0234】図17は、実施の形態3に従って作製した薄い有機発光モジュールを曲げた状態の外観図を示す写真図である。図17に示したモジュールは、プラスチック基板であるポリカーボネート基板で挟まれた構造となっている。また、陰極と、陽極と、これらの間に有機化合物を含む層が設けられた複数の発光素子と、該発光素子を駆動させるためのTFTとが、一対のプラスチック基板間に保持されている。一方の基板は接着材でTFTの下地膜（スバッタ法による酸化珪素膜）と固定され、もう一方の基板も接着材で発光素子の陰極と固定されている。

【0235】また、マトリクス状に複数の発光素子を設けることによって表示領域を構成しており、これらの発光素子を駆動する駆動回路も表示領域の周縁に配置されている。本実施例では緑色の発光を示す発光素子を作製し、発光させて表示を行った。その表示状態を図18に示す。

【0236】本実施例では、一対のプラスチック基板で固定したが、特に限定されず、機械強度および発光素子の封止が十分であれば、一方の基板、もしくは両方の基板はなくてもよい。

【0237】本実施例は、実施の形態1乃至3、実施例1乃至5のいずれか一と自由に組み合わせができる。

【0238】[実施例7] 本実施例では、実施例5に記載の表示部として電気泳動表示装置を用いる例を示す。代表的には図15(B)に示す携帯書籍（電子書籍）の表示部3002、3003に適用する。

【0239】電気泳動表示装置（電気泳動ディスプレイ）は、電子ペーパーとも呼ばれており、紙と同じ読みやすさ、他の表示装置に比べ低消費電力、薄くて軽い形状とすることが可能という利点を有している。

【0240】電気泳動ディスプレイは、様々な形態が考えられ得るが、プラスの電荷を有する第1の粒子と、マイナスの電荷を有する第2の粒子とを含むマイクロカプセルが溶媒または溶質に複数分散されたものであり、マイクロカプセルに電界を印加することによって、マイクロカプセル中の粒子を互いに反対方向に移動させて一方側に集合した粒子の色のみを表示するものである。なお、第1の粒子または第2の粒子は染料を含み、電界がない場合において移動しないものである。また、第1の粒子の色と第2の粒子の色は異なるもの（無色を含む）

10

20

30

30

40

50

とする。

【0241】このように、電気泳動ディスプレイは、誘電定数の高い物質が高い電界領域に移動する、いわゆる誘電泳動的効果を利用したディスプレイである。電気泳動ディスプレイは、液晶表示装置には必要な偏光板、対向基板も電気泳動表示装置には必要なく、厚さや重さが半減する。

【0242】上記マイクロカプセルを溶媒中に分散させたものが電子インクと呼ばれるものであり、この電子インクはガラス、プラスチック、布、紙などの表面に印刷することができる。

【0243】また、アクティブマトリクス基板上に適宜、二つの電極の間に挟まるように上記マイクロカプセルを複数配置すればアクティブマトリクス型の表示装置が完成し、マイクロカプセルに電界を印加すれば表示を行うことができる。

【0244】なお、マイクロカプセル中の第1の粒子および第2の粒子は、導電体材料、絶縁体材料、半導体材料、磁性材料、液晶材料、強誘電性材料、エレクトロルミネセント材料、エレクトロクロミック材料、磁気泳動材料から選ばれた一種の材料、またはこれらの複合材料を用いればよい。

【0245】

【発明の効果】本発明により、全体の厚さが薄く、軽量、且つ、フレキシブルな（湾曲することが可能な）素子（薄膜トランジスタ、有機発光素子、液晶を有する素子、メモリー素子、薄膜ダイオード、シリコンのPIN接合からなる光電変換素子やシリコン抵抗素子）を有する半導体装置およびその作製方法を実現することができる。

#### 【図面の簡単な説明】

【図1】 実施の形態1を示す工程図。

【図2】 実施の形態2を示す工程図。

【図3】 実施の形態3を示す工程図。

【図4】 素子を有する第1の基板の断面図。

【図5】 有機発光素子を有する発光装置の断面図。

【図6】 有機発光素子を有する発光装置の上面図および断面図。

【図7】 有機発光素子を有する発光装置の断面図。

【図8】 アクティブマトリクス型液晶表示装置の断面構造図。

【図9】 剥離前のnチャネル型TFTのV-I特性グラフを示す図。

【図10】 剥離前のpチャネル型TFTのV-I特性グラフを示す図。

【図11】 剥離後のnチャネル型TFTのV-I特性グラフを示す図。

【図12】 剥離後のpチャネル型TFTのV-I特性グラフを示す図。

【図13】 電子機器の一例を示す図。

【図14】 電子機器の一例を示す図。

【図15】 電子機器の一例を示す図。

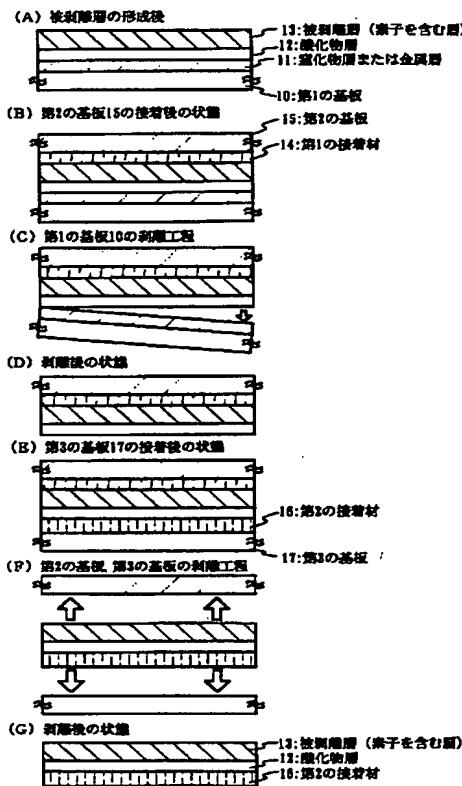
【図16】 本発明を示す工程図の一例。

\* 【図17】 パネル外観を示す写真図。

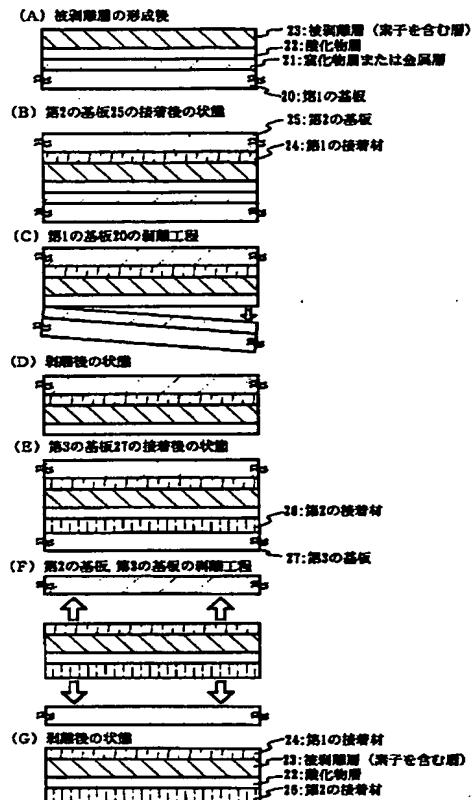
【図18】 発光しているパネルの写真図。

\*

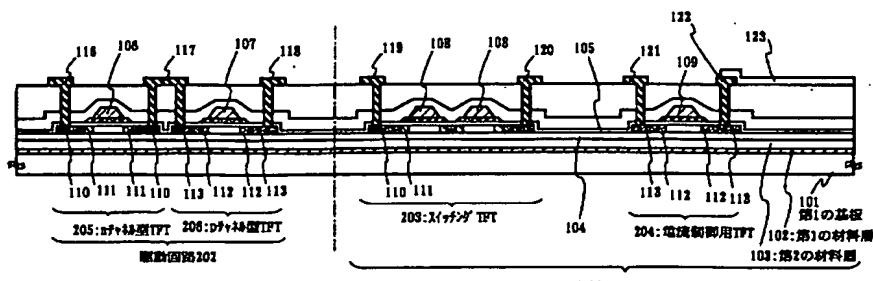
【図1】



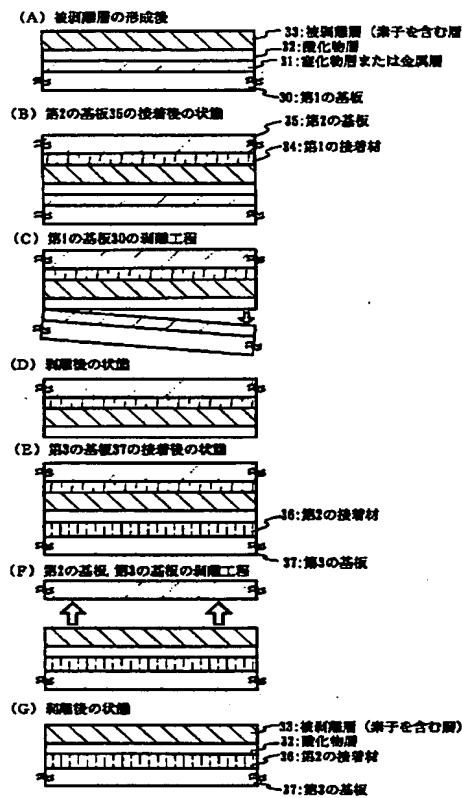
【図2】



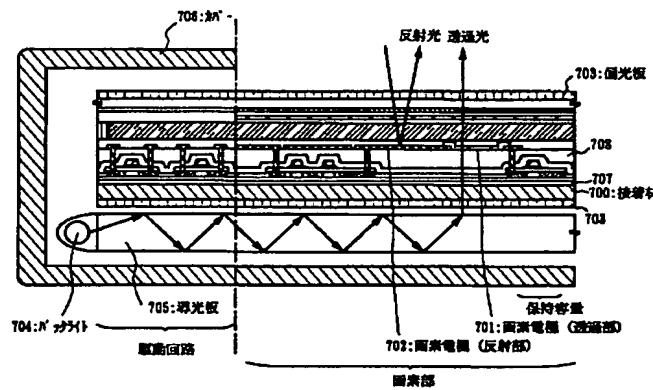
【図4】



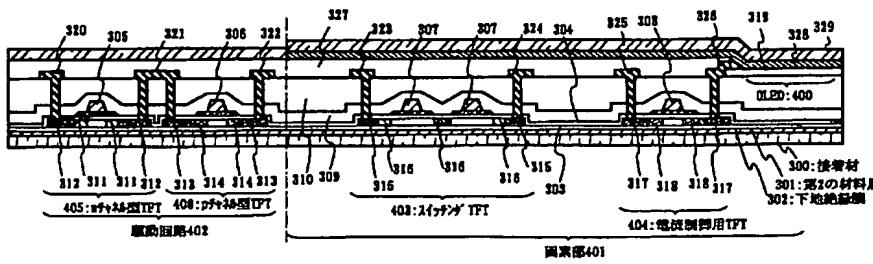
〔図3〕



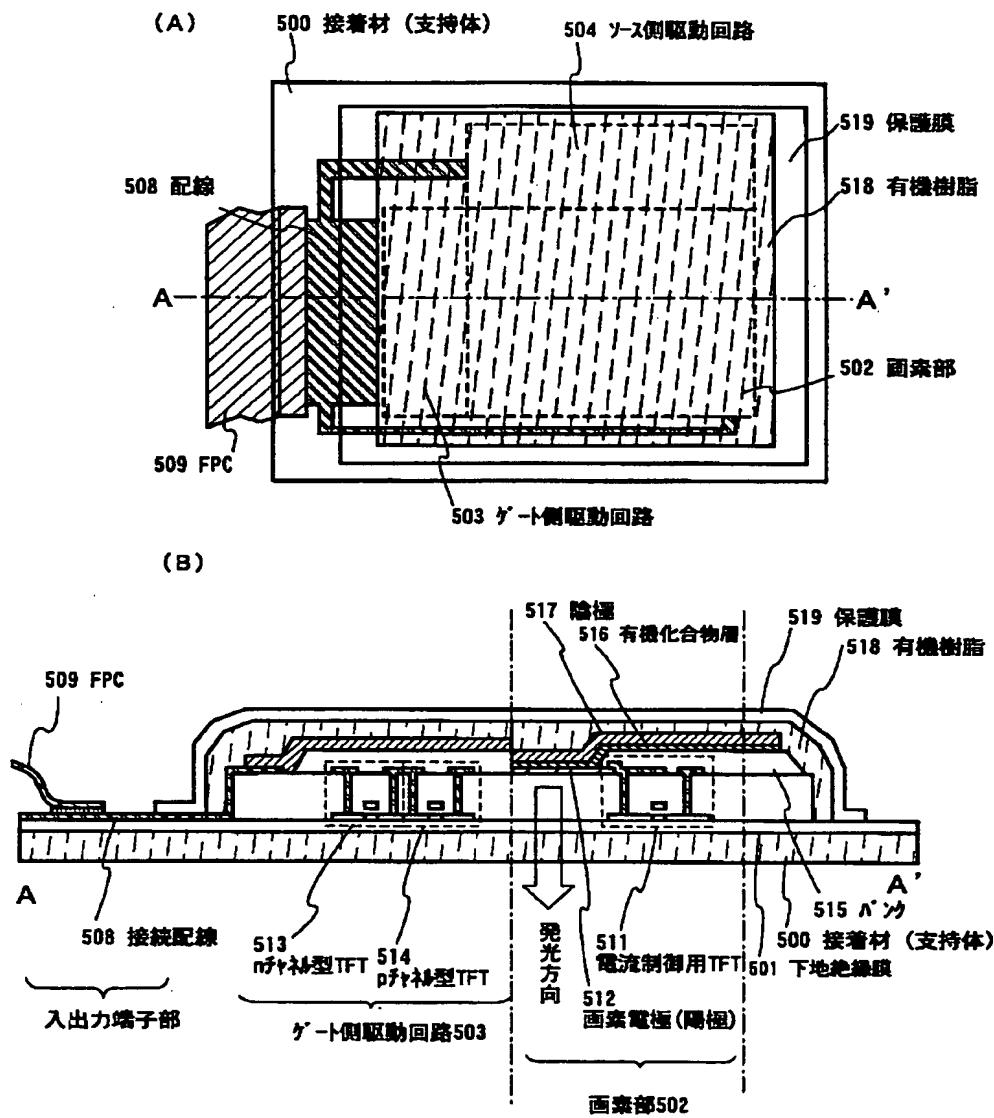
[図8]



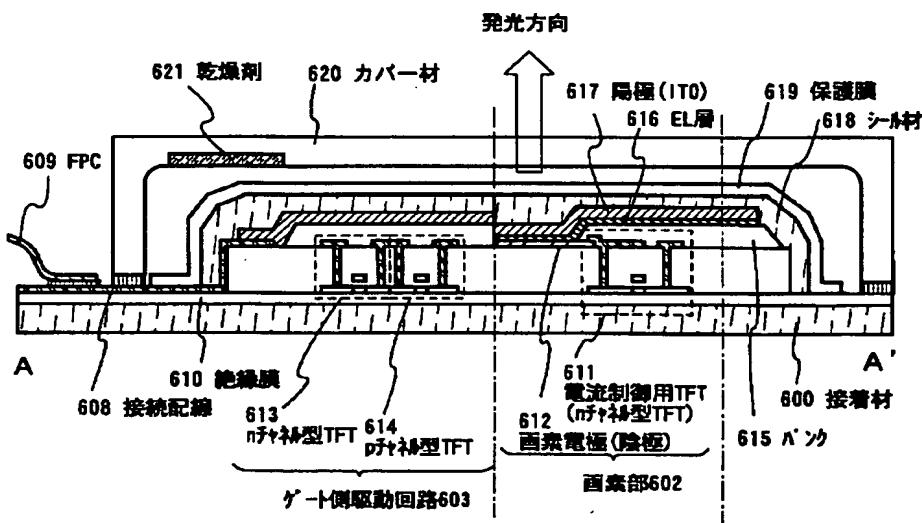
〔図5〕



【図6】

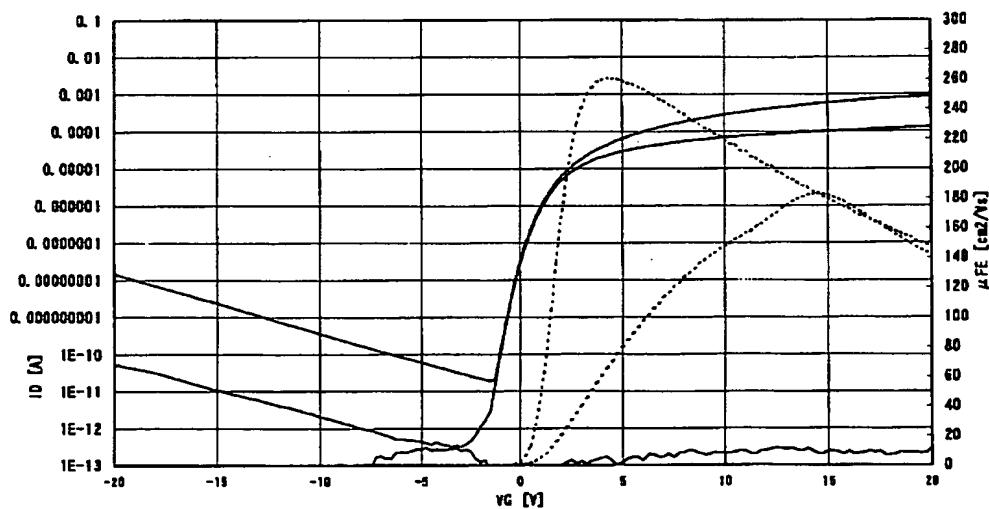


【図7】



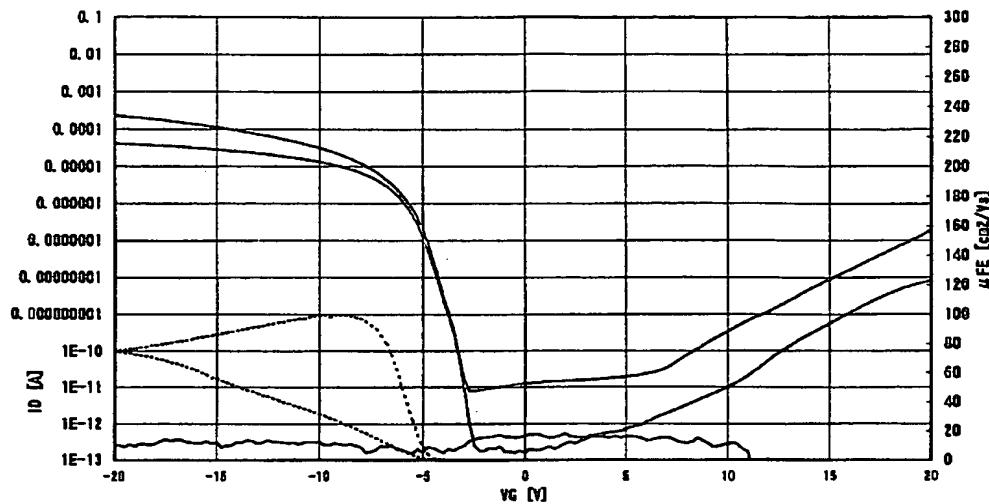
【図9】

(N-ch, L/W= 50/ 50, Tox= 110)



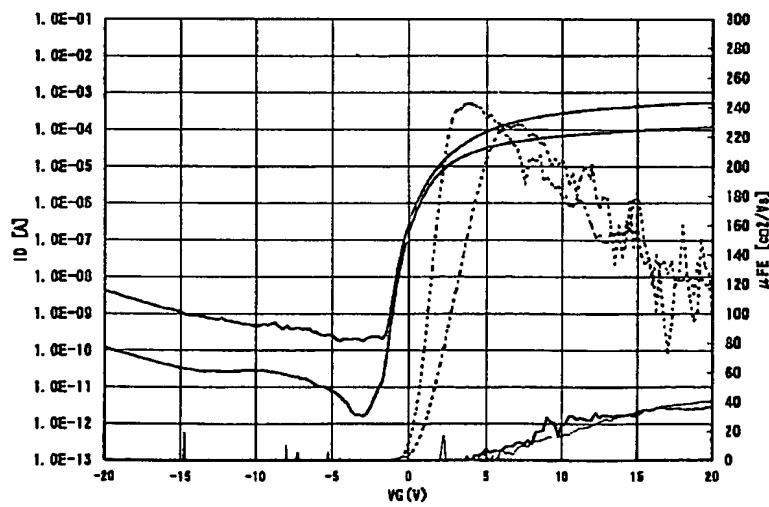
【図10】

(P-ch, L/D= 50/ 50, Tox= 110)



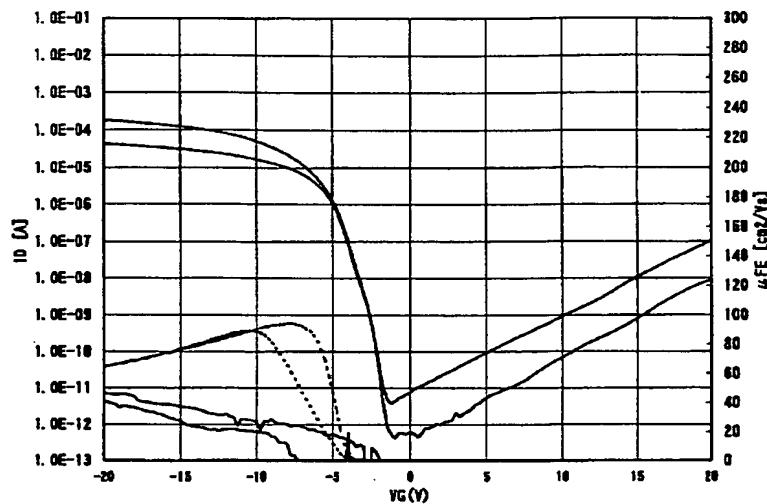
【図11】

(N-ch, L/D= 47.5/ 50, Tox= 110)

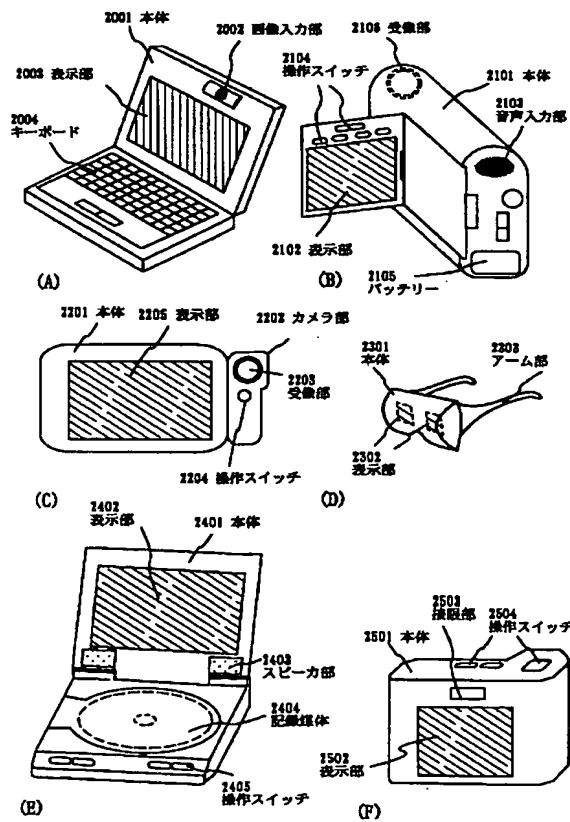


[図12]

刺激後 (P-ch. L/F= 47.5/50, Tox= 110)

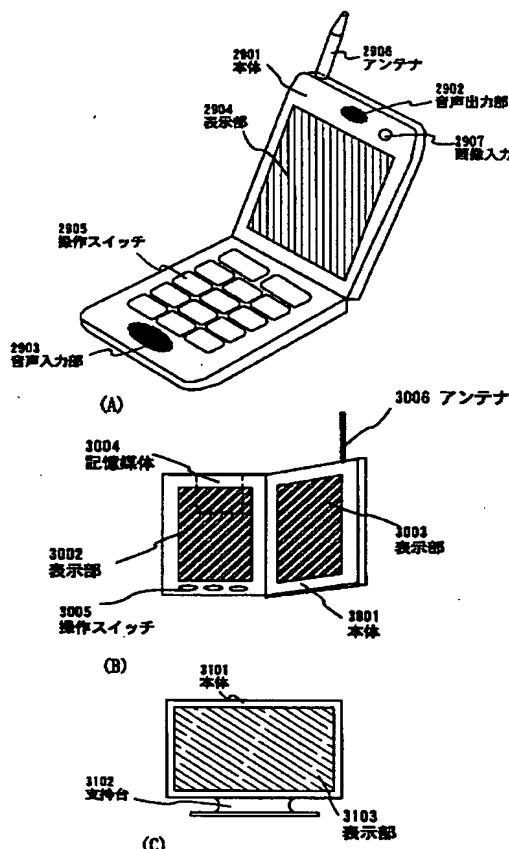


【図13】

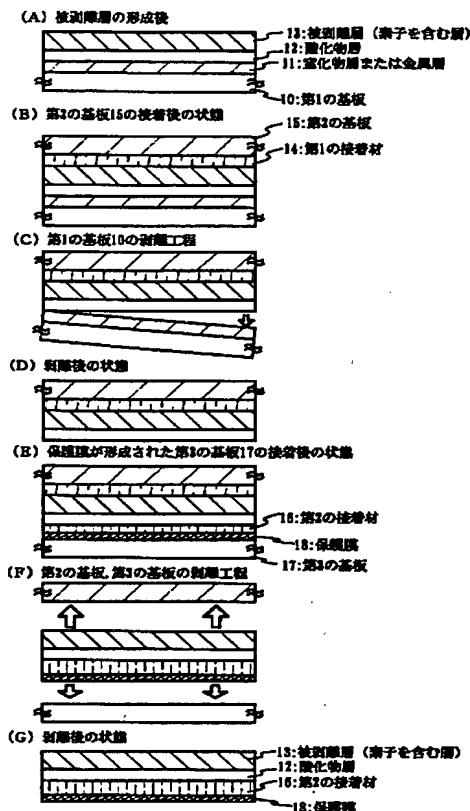


[図14]

【図15】

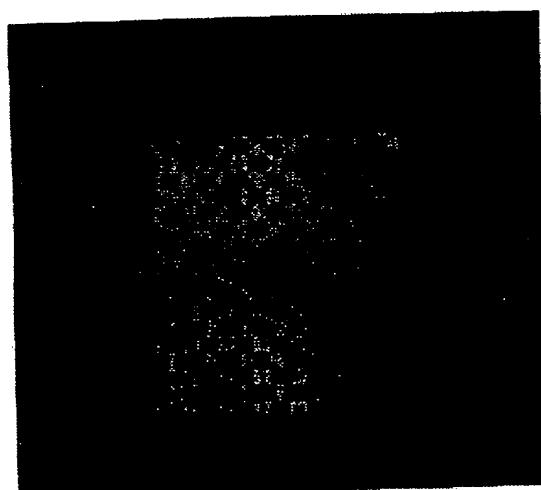
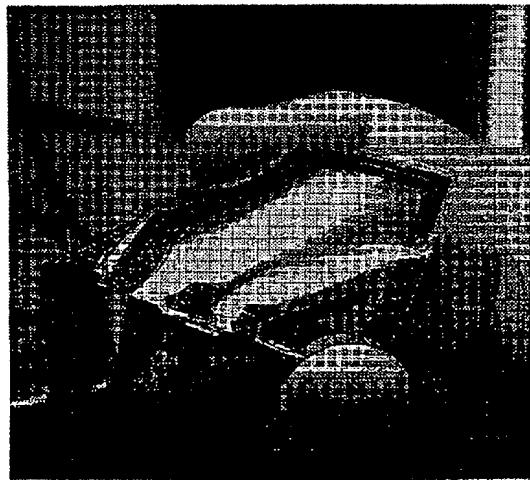


【図16】



【図18】

【図17】



フロントページの続き

(51)Int.Cl.  
H 05 B 33/14

識別記号

F I  
H 01 L 29/78

テーマコード(参考)

6 2 7 D

F ターム(参考) 2H092 HA06 JA03 JA04 JA05 JA24  
JB57 KA05 KA18 KB04 MA05  
MA27 NA25 PA01 PA10 PA11  
RA10  
3K007 BA06 BA07 CA06 DB03  
5F110 AA30 BB02 BB04 CC02 DD01  
DD13 DD15 DD17 DD21 EE01  
EE02 EE03 EE04 EE05 EE06  
EE09 EE14 EE23 FF04 FF30  
GG01 GG02 GG13 GG25 GG28  
GG29 GG32 CG43 CG45 CG47  
HJ01 HJ04 HJ07 HJ12 HJ13  
HJ23 HL03 HL04 HL05 HL12  
HM15 NN03 NN23 NN27 NN35  
NN72 PP01 PP02 PP03 PP05  
PP10 PP29 PP34 PP35 QQ09  
QQ11 QQ16 QQ23 QQ24 QQ25  
QQ28